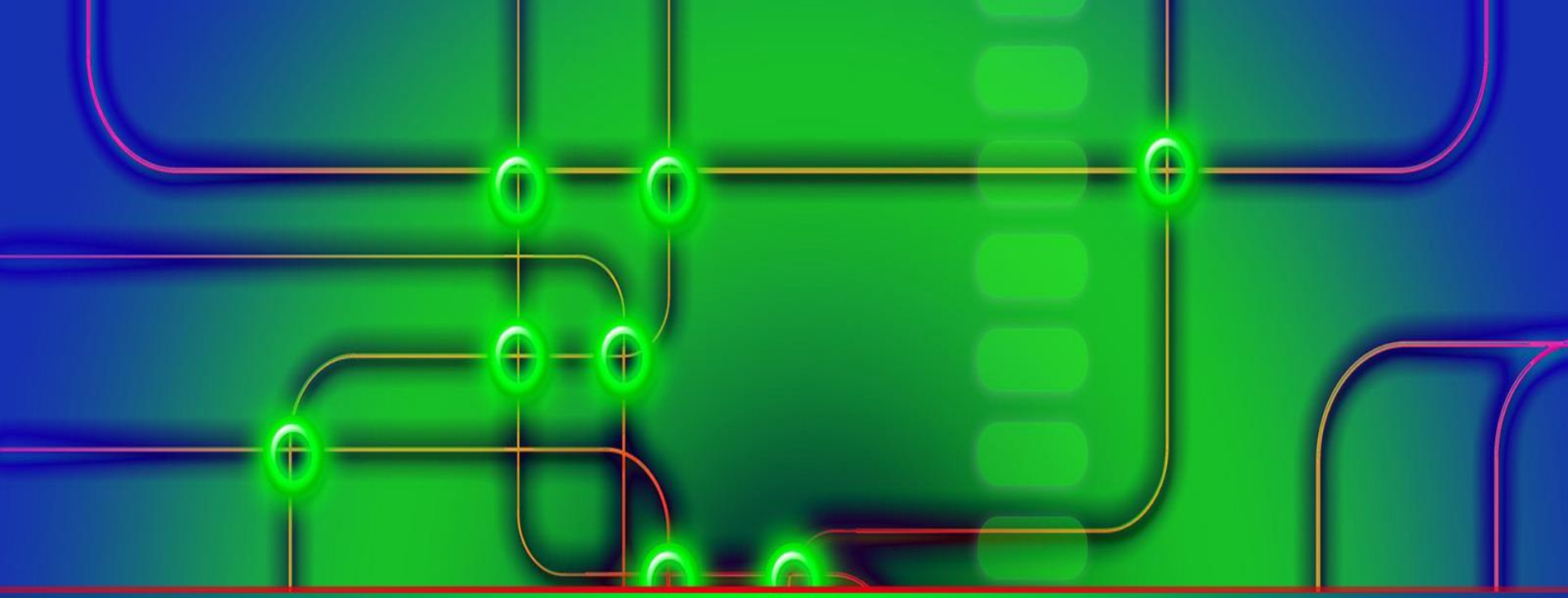
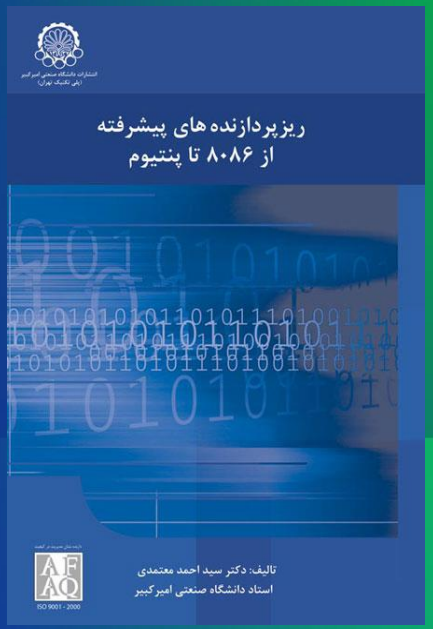


بسم الله الرحمن الرحيم

Slide Title

فصل ۵:

معماری ریز پردازنده های پنتیوم



استاد: آقای دکتر جوادی مقدم

ارائه دهنده: احمد روشنی

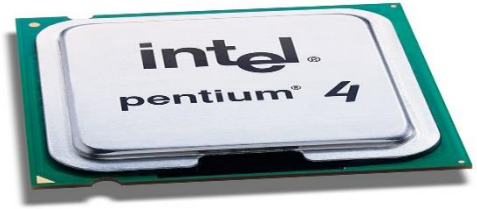
خرداد ۱۴۰۰

معماری ریز پردازنده های پنتیوم

- که معماری پردازنده ها شامل : ساختمان داخلی، توضیح واحدهای مهم، روش اجرای دستورالعمل ها و نحوه ارتباط خارج ریزپردازنده است.

- هرچند سرعت پنتیوم ها قابل مقایسه با پنتیوم های اولیه نیست اما از نظر تکنیک ها و روش های اجرای دستور ها و خصوصاً انواع دستور ها تفاوت قابل توجهی ندارد.

- با توجه به اینکه ریز پردازنده پنتیوم تمام ویژگی‌های ریزپردازنده های قبلی را دارد دیگر نیازی به توضیحات ریزپردازنده های قبلی نیز نیست.



۵-۱) ریزپردازنده های ۸۰۴۸۶،۸۰۳۸۶،۸۰۲۸۶

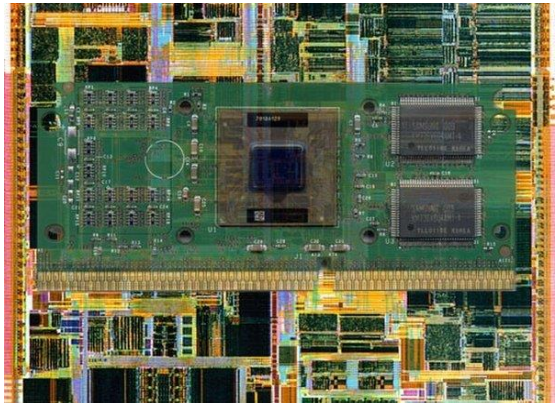
- اینتل در تکمیل ریزپردازنده ۸۰۸۶ پردازنده ۸۰۲۸۶ را با ۶ برابر توانایی به بازار عرضه کرد و با پالس ساعت تا ۱۲ مگاهرتز کار می‌کرد و دو حالت کاری داشت :

- ۱- حالت حقیقی : که در این حالت ریزپردازنده کاملا مشابه ۸۰۸۶ عمل می کرد و ثبات ها و دستور ها همان ثبات ها و دستورهای موجود در ریزپردازنده ۸۰۸۶ بودند ولی نقش پایه ها قدری متفاوت بود.

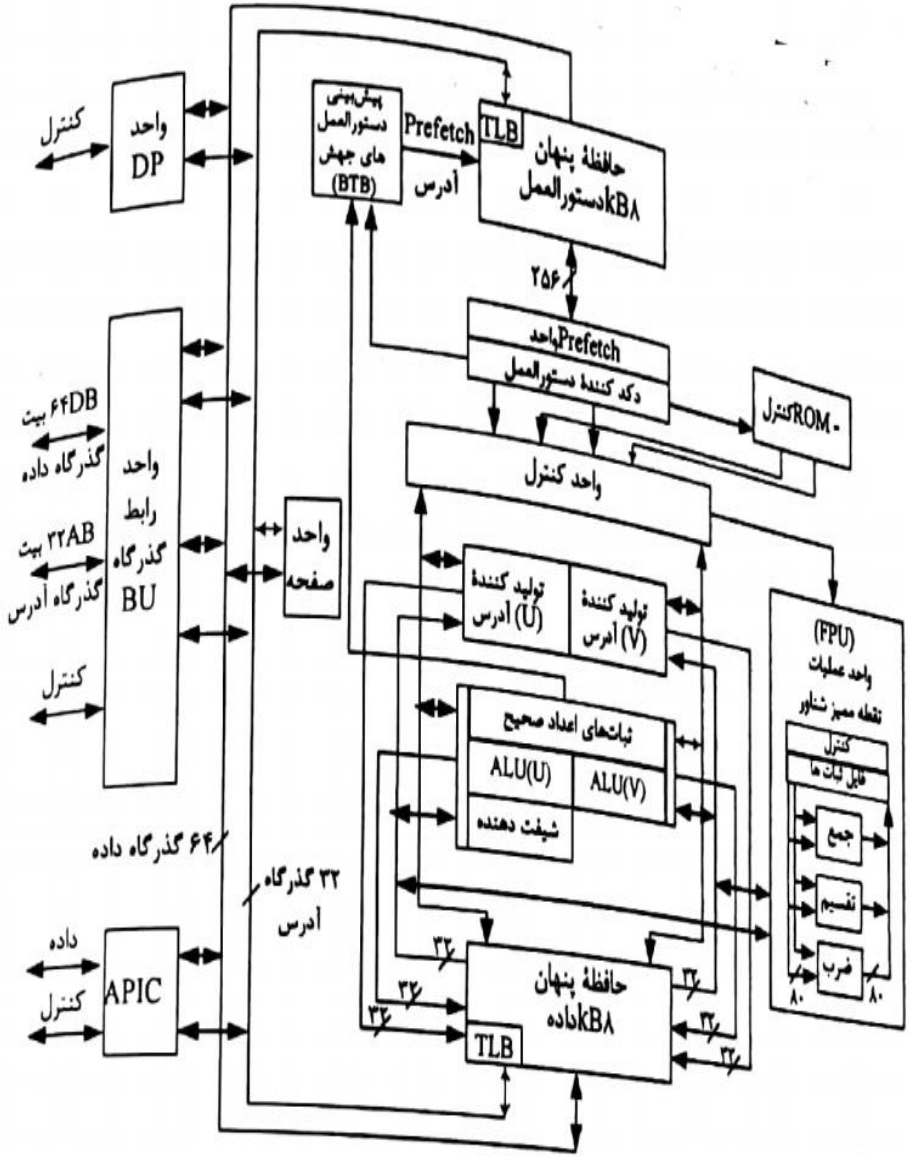
- ۲- حالت حفاظت شده :در این حالت قابلیت های سیستم از نظر ثبات های داخلی، آدرس کرد حافظه و دستور ها بسیار قوی تر است.

۵-۲) معماری داخلی ریز پردازنده های پنتیوم

- **ویژگی های ریز پردازنده های پنتیوم :**
- ۳۲ بیتی
- گذرگاه داده ۶۴ بیتی
- گذرگاه آدرس ۳۲ بیتی
- کارکرد با سیستم های عامل
- دارای ۱۲ طبقه خط لوله‌ای در اجرای موازی
- دستورها دارای حافظه پنهان با ظرفیت ۸ کیلو بایت
- امکان توسعه حافظه پنهان
- دارای واحد اجرای اعشاری پیشرفته
- امکان آدرس دهی مجازی
- دارای واحد خطایابی
- امکان کار به صورت دو پردازنده ای
- دارای مدیریت توان مصرفی



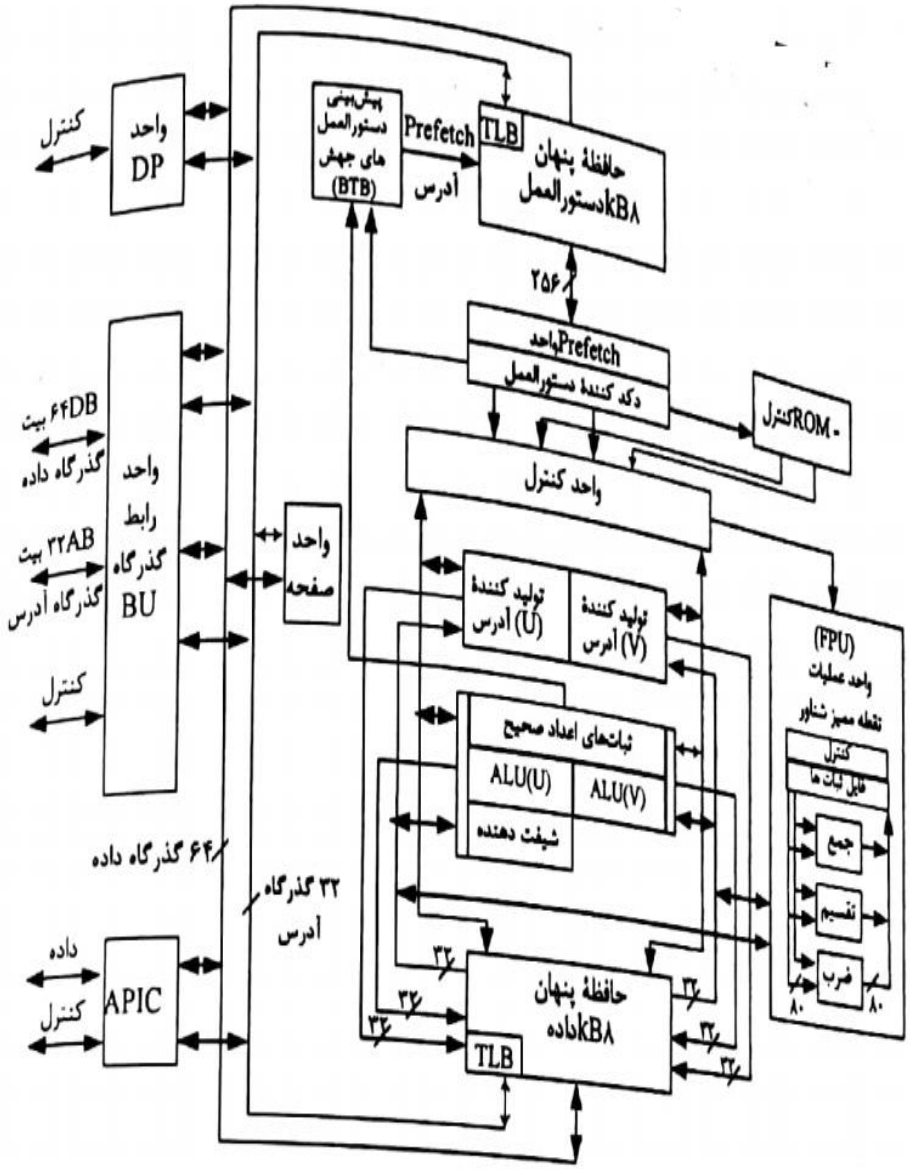
معماری داخلی ریزپردازنده



شکل۵-۱-معماری داخلی ریزپردازندهٔ پنتیوم

- **۱- واحد رابط گذرگاه (BU) :** این واحد نقش مشابه واحد رابطه گذرگاه در ریزپردازنده های ۸۰۸۶ را دارد و هم زمان با اجرای دستور های قبلی دستورها و داده ها را از حافظه بیرونی می‌خواند و یا در صورت نیاز نتیجه عملیات را در حافظه بیرونی می نویسد.
- **۲- حافظه پنهان برنامه :** این حافظه ۸ کیلو بایت ظرفیت دارد و از نوع استاتیک و بسیار سریعتر از حافظه های بیرونی عمل می کند در حالت کار عادی کلیه دستور ها یک برنامه برای اجرا شدند از حافظه بیرونی به حافظه پنهان برنامه داخلی آورده می شود سپس از آنجا مورد استفاده واحد کنترل قرار می گیرد.
- **۳- واحد پیش‌بینی دستورالعمل های جهش (BTB) :** هنگامی که واحد کنترل به یک دستورالعمل جهش برخورد می کند اگر بخواهد به بخش دیگری از برنامه جهش نمایند دستور های قبلی که وارد حافظه پنهان شده‌اند دیگر قابل استفاده نیستند و باید دستور های دیگری از محل جدید حافظه بیرونی به داخل منتقل شود این موضوع باعث می شود اجرای برنامه ها در برخورد با دستور ها یک جهش شرطی به کندی صورت گیرد .برای کاهش زمان فوق این دستورها توسط واحد پیش‌بینی دستورالعمل‌های جهش تشخیص داده میشود

معماری داخلی ریزپردازنده

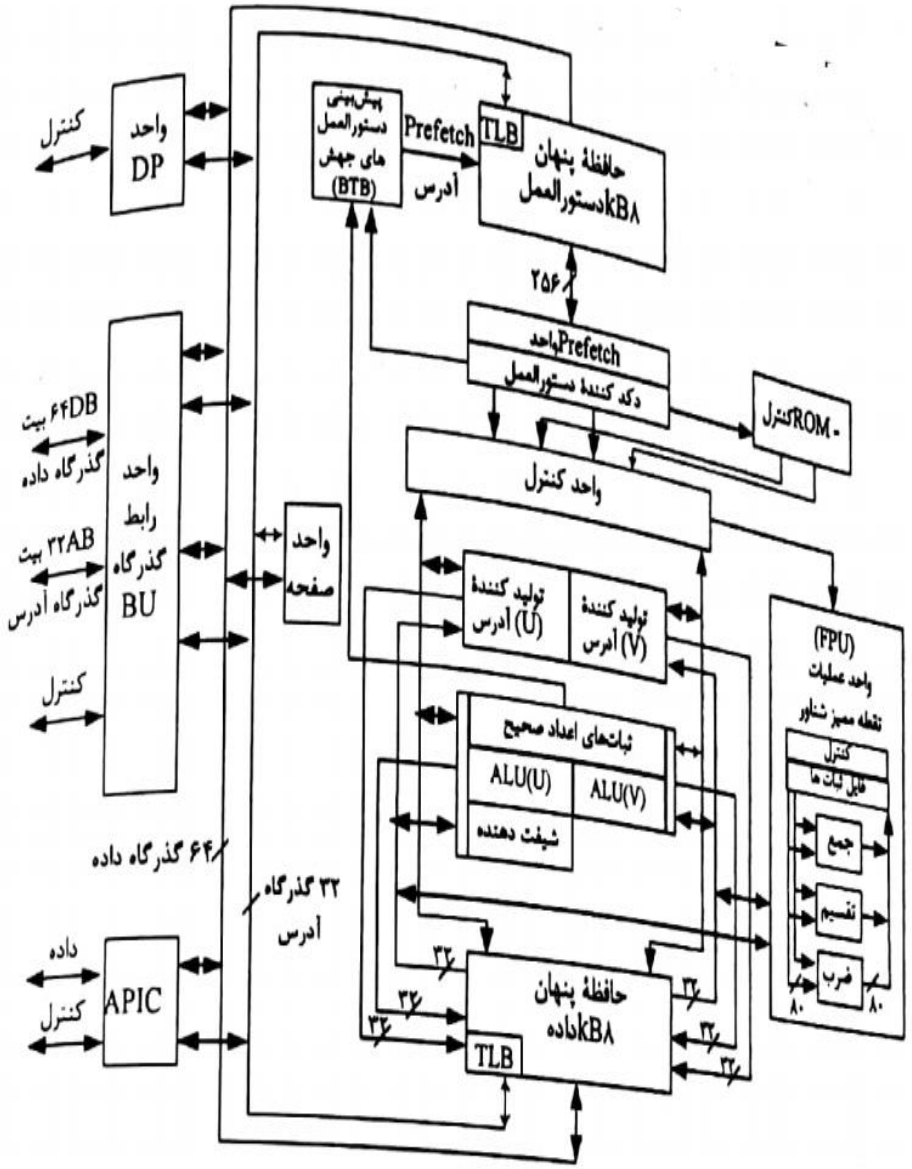


شکل۵-۱- معماری داخلی ریزپردازندهٔ پنتیوم

- **٤- واحد Prefetch :** این واحد دستور ها را قبل از وارد شدن به ثبات دستورالعمل و کوچک شدن دریافت و اطلاعات اولیه را از آنها استخراج می‌کند این امر باعث می‌شود سرعت اجرای دستور ها افزایش یابد.
- **٥- واحد کنترل، کنترل ROM ، دکد کننده دستورالعمل :** هر سه واحد ذکر شده جزئی از واحد کنترل محسوب می شود.
- **٦- واحدهای اجرای دستورالعمل U و V :** این دو واحد به صورت موازی با یکدیگر و با استفاده از روش اجرای موازی دستورها را اجرا می‌کنند دستورالعمل ها پس از دکد شدن اگر از نوع عملیات محاسباتی اعشاری باشند به واحد FPU و در غیر این صورت در دو واحده U و V اجرا می گردند

معماری داخلی ریزپردازنده

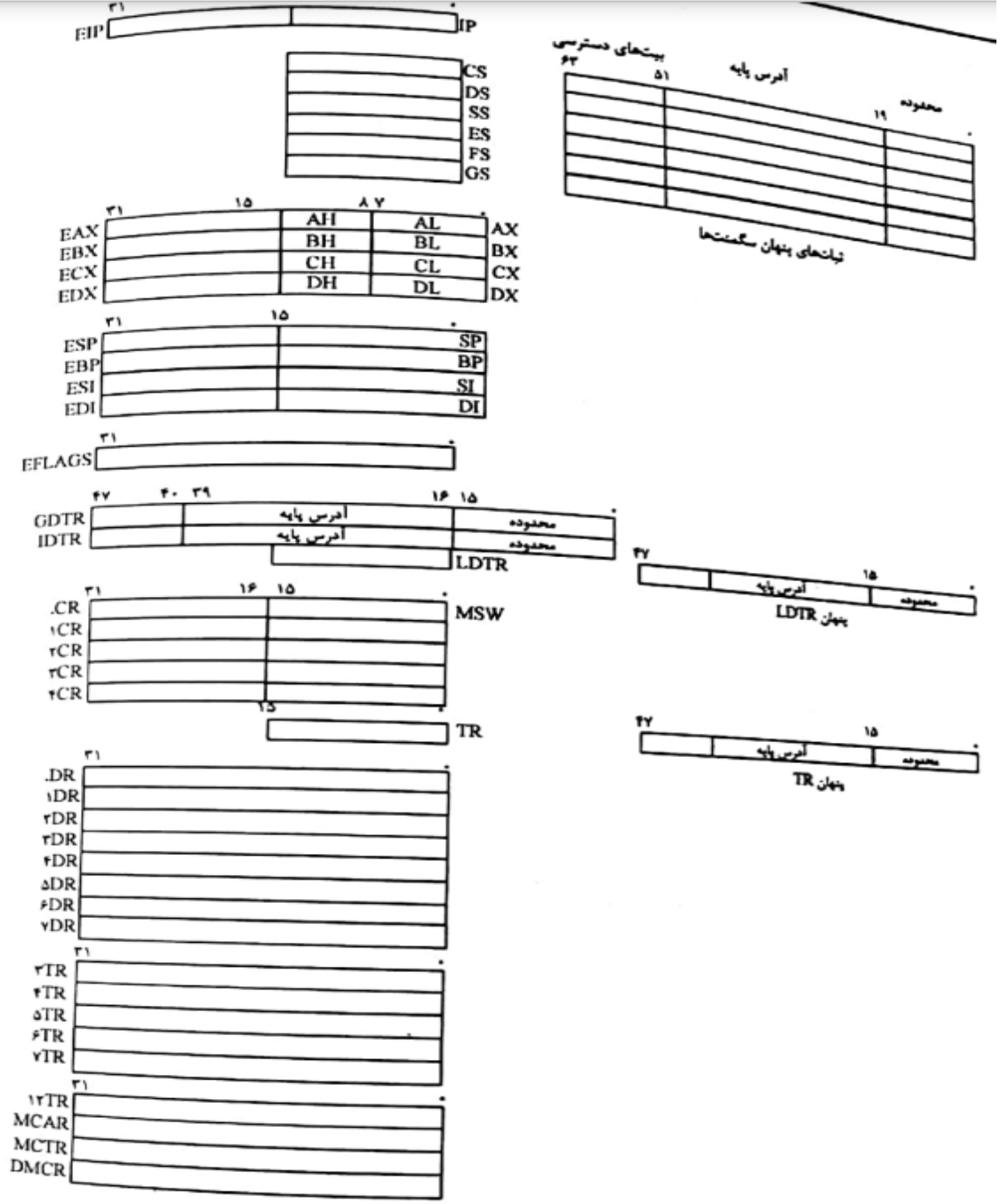
- **۷- ثبات های اعداد صحیح :** ثبات های اصلی داده و آدرس ریزپردازنده در این قسمت قرار دارند این ثبات مورد استفاده دو واحد اجرایی U و V می باشند و واحد اجرای اعداد اعشاری دارای ثبات های خاص خود می باشد
- **۸- واحد عملیات نقطه ممیز شناور (FPU) :** دستور ممیز شناور را در ۸ طبقه خط لوله ای انجام می دهد .
- **۹- واحد صفحه :** یکی از روش های آدرس دهی در پنتیوم آدرس دهی صرفه می باشد که عمدتاً در رابطه با حافظه های پنهان استفاده می شود این نوع آدرس دهی در حالت حفاظت شده قابل استفاده است با توجه به پیچیدگی این نوع آدرس یک واحد مستقل به این منظور در نظر گرفته شده است.
- **۱۰- واحد کنترل وقفه**
- **۱۱- واحد کنترل دو پردازنده ای**



شکل۵-۱- معماری داخلی ریزپردازندهٔ پنتیوم

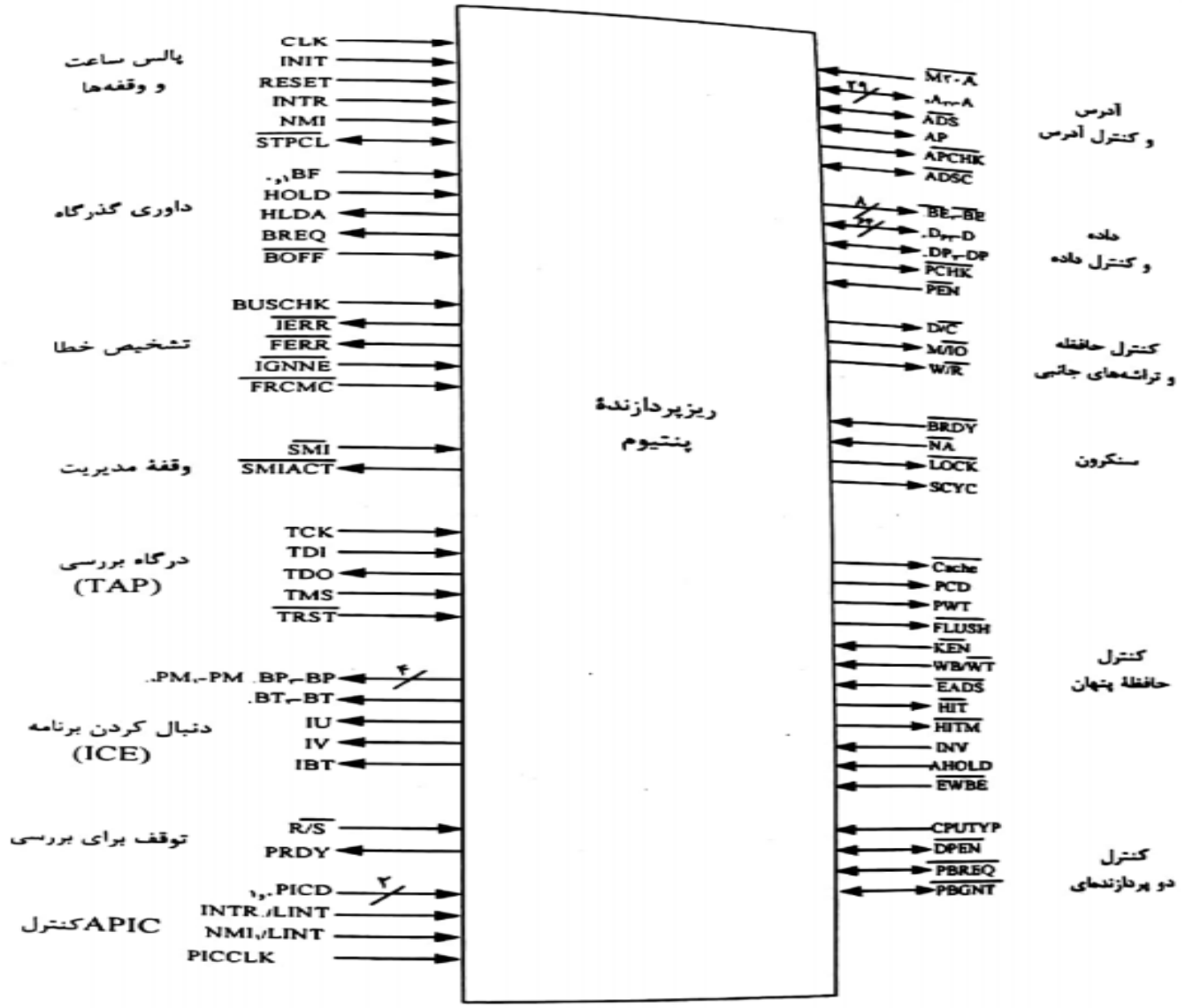
۵-۳) ثبات های پنتیوم

- ۱- ثبات های داده
- ۲- ثبات های آدرس
- ۳- ثبات های سگمنت
- ۴- ثبات های جدول توصیفگر ها
- ۵- ثبات وضعیت
- ۶- ثباتهای کنترل CR۰ CR۴
- ۷- ثبات های اشکال زدایی
- ۸- ثبات های آدرس دهی خطی TR۳-TR۷
- ۹- ثبات های DMCR-MCTR-MCAR-TR12
- **نکته :** توضیح کامل این ثبات ها در فصل های قبل یا بعد قرار دارد.



شکل ۵-۲- ثبات‌های داخلی ریزپردازندهٔ پنتیوم

۵-۴) پایه های ریز پردازنده پنتیوم



شکل۵-۶- پایه‌های ریزپردازندهٔ پنتیوم

۵-۵) سیکل های گذرگاه

- سیکل های گذرگاه در ریز پردازنده پنتیوم به دلیل وجود حافظه پنهان داخلی و ارتباط با حافظه پنهان خارجی و کار در حالت دو پردازنده ای بسیار متنوع و پیچیده تر شده اند در زیر سیکل های گذرگاه را در دو حالت عادی و ویژه بررسی می نماییم :

جدول ۵-۳- سیکل‌های مختلف گذرگاه در ریزپردازندهٔ پنتیوم

نوع سیکل گذرگاه	$\overline{CACHE}$	W/$\overline{R}$	D/$\overline{C}$	M/$\overline{IO}$
پاسخ وقفه	۱	۰	۰	۰
سیکل ویژه	۱	۱	۰	۰
خواندن I/o	۱	۰	۱	۰
نوشتن I/o	۱	۱	۱	۰
خواندن دستورالعمل	۱	۰	۰	۱
خواندن دستورالعمل‌ها بصورت مجموعه (از طریق حافظهٔ پنهان)*	۰	۰	۰	۱
رزرو شده	X	۱	۰	۱
خواندن داده از حافظه	۱	۰	۱	۱
خواندن داده بصورت مجموعه (از طریق حافظهٔ پنهان)*	۰	۰	۱	۱
نوشتن داده در حافظه	۱	۱	۱	۱
نوشتن داده بصورت مجموعه (از طریق حافظهٔ پنهان)	۰	۱	۱	۱

* در این حالت پایهٔ KEN هم باید فعال (صفر) باشد.

1- سیکل های عادی گذرگاه

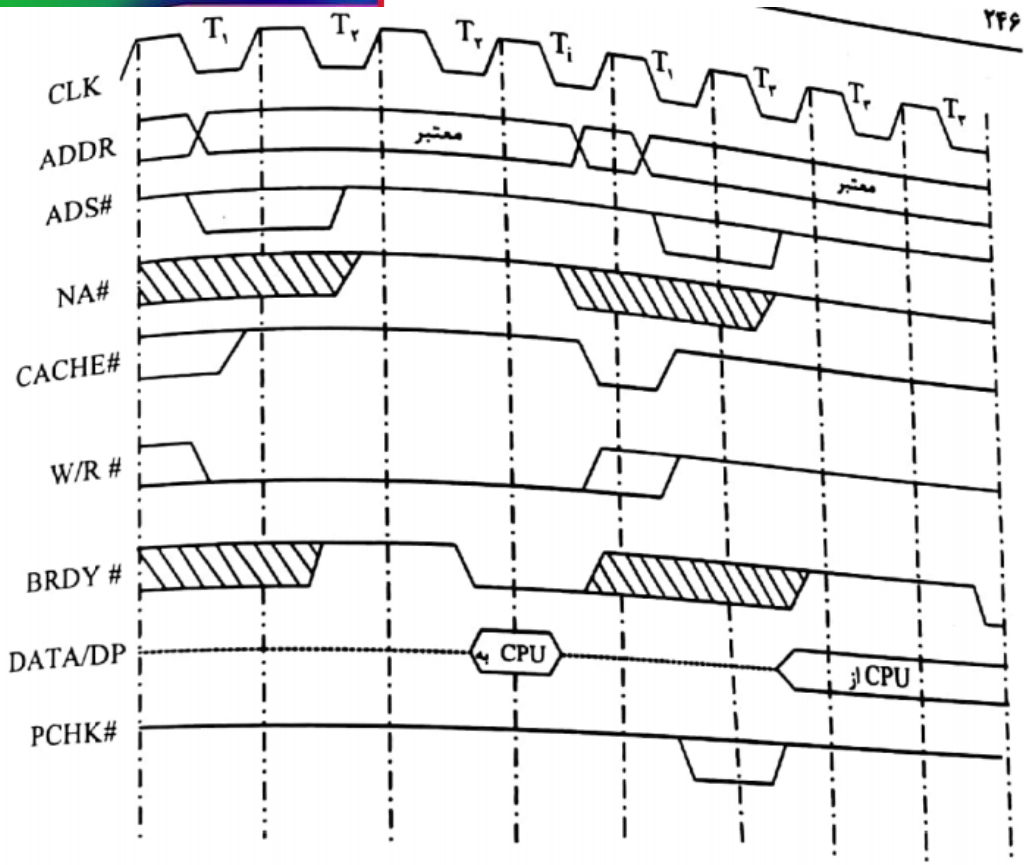
- سیکل های عادی گذر گاه در کار عادی پردازنده تولید میشوند و شامل :
- ۱- **پاسخ به وقفه :** هنگامیکه ریز پردازنده پنتیوم یک وقت خارجی را بپذیرد در پاسخ دو سیکل متوالی مانند پردازنده ۸۰۸۶ تولید می‌کند و بردار وقفه را در سیکل دوم از روی گذرگاه می خواند.
- ۲- **خواندن I/O :** داده در این سیکل گذرگاه از تراشه جانبی خوانده می‌شود و در اختیار واحدهای اجرایی در داخل پردازنده قرار می‌گیرد.
- ۳- **نوشتن I/O :** داده در این سیکل گذرگاه از پردازنده روی گذرگاه قرار می‌گیرد تا در تراشه جانبی نوشته شود.
- ٤- **خواندن دستورالعمل :** هنگام خواندن دستورالعمل ها از حافظه بیرونی این سیکل اجرا می شود.
- ٥- **خواندن دستورالعمل ها به صورت مجموعه :** در این سیکل یک مجموعه ۳۲ بیتی از حافظه بیرونی به حافظه پنهان دستورالعمل در داخل ریزپردازنده منتقل می‌شود.
- ٦- **خواندن داده از حافظه :** در این سیکل ۸ بایت داده از حافظه خوانده میشود.
- ۷- **خواندن داده به صورت مجموعه :** در این سیکل ۳۲ بایت داده به صورت مجموعه از حافظه خارجی در حافظه پنهان داخلی قرار می گیرد تا مورد استفاده برنامه در حال اجرا در این پردازنده قرار گیرد.
- ۸- **نوشتن داده در حافظه :** در این سیکل پردازنده یک خط داده یعنی ۸ باید را بدون استفاده از حافظه پنهان داخلی در حافظه بیرونی می‌نویسند.
- ۹- **نوشتن داده به صورت مجموعه :** در این یک مجموعه ۳۲ بیتی به صورت متوالی از حافظه پنهان داخلی در حافظه بیرونی نوشته می شود

2- سیکل ویژه

- ریز پردازنده پنتیوم دارای شش نوع سیکل ویژه است که برای تفکیک بین آنها همزمان اطلاعات لازم مطابق جدول زیر روی پایه های BE0 تا BE5 تولید می شود.
- این سیکل های گذرگاه معمولاً در هنگام وقوع خطا و یا اجرای دستورالعمل های خاصی تولید می‌شوند
- از آنجایی که سیکل های ویژه عمدتاً در کار با حافظه پنهان استفاده می‌شود ابتدا بهتر است برای درک بهتر حافظه پنهان در فصل های مربوطه مطالعه شود.

انواع سیکل‌های ویژه	$\overline{BE_5}$	$\overline{BE_4}$	$\overline{BE_3}$	$\overline{BE_2}$	$\overline{BE_1}$	$\overline{BE}$
Shutdown	۱	۱	۱	۱	۱	۰
Flush	۱	۱	۱	۱	۰	۱
Halt	۱	۱	۱	۰	۱	۱
Write-back	۱	۱	۰	۱	۱	۱
Flush Acknowledge	۱	۰	۱	۱	۱	۱
Branch Trace Message	۰	۱	۱	۱	۱	۱

زمان بندی سیکل گذر گاه

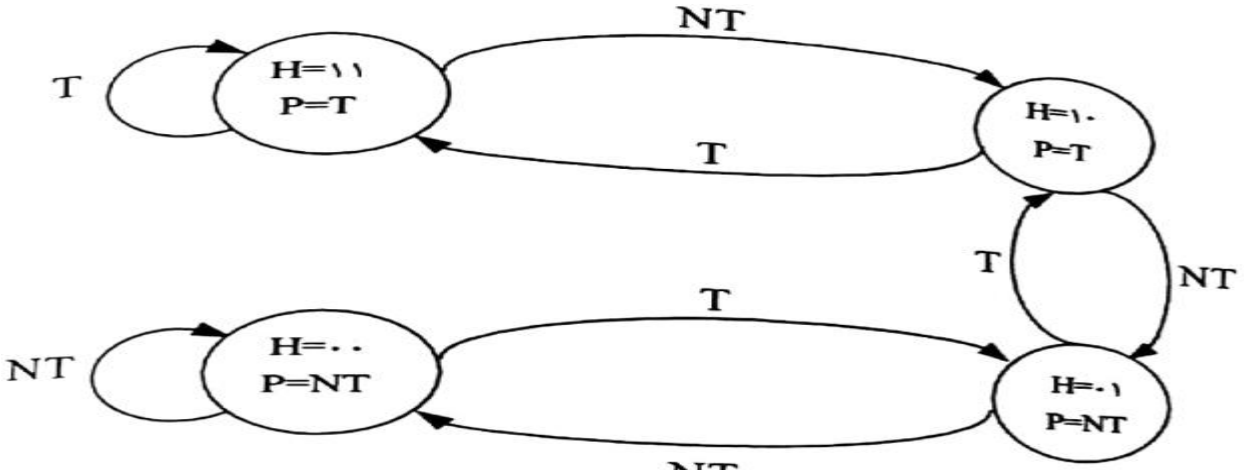


شکل ۵-۸- زمانبندی خواندن و نوشتن غیرخط لوله‌ای، بدون حافظهٔ پنهان، با یک پالس ساعت انتظار

- در شکل رو به رو زمان بندی خواندن و نوشتن در حافظه و یا تراشه ی جانبی هنگامی که از حافظه ی پنهان استفاده می شود و تنها یک داده منتقل نمی شود را نشان می دهد.
- در این زمان بندی انتقال به صورت خط لوله ای نمی باشد.
- در اینجا برای خواندن و نوشتن حداقل به دو سیکل نیاز داریم

۵-۶) پیش بینی دستور العمل های جهش شرطی

- واحد پیش‌بینی دستورالعمل‌های جهش (BTB) با کمک دو واحد **دکدکننده دستورالعمل** و «**Prefetch**» می‌تواند با پیش بینی جهش در حد زیادی از کاهش سرعت اجرای این دستورالعمل ها جلوگیری نماید.
- این واحد دارای یک حافظه پنهان از نوع چهار سیره می باشد. همچنین BTB از روش **شرکت پذیری منظم** برای دسترسی به حافظه پنهان استفاده می‌کند شکل زیر نحوه پیش بینی انشعاب توسط BTB را به اختصار نشان می دهد این واحد در کنار واحد دکدکننده دستورالعمل قرار دارد و دستورالعمل‌های انشعاب را در محل اول دکود شدن تحت نظر می‌گیرد و اگر به یک دستورالعمل انشعاب برخورد نماید آدرس انشعاب و سابقه آن را در حافظه پنهان ذخیره می‌کند.



شکل۵-۱۱- نحوهٔ پیش‌بینی انشعاب در BTB

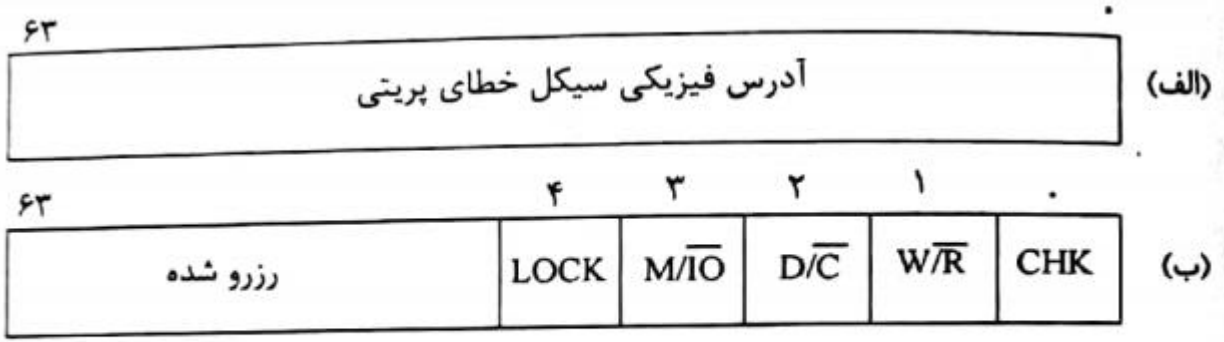
۵-۷) قابلیت اطمینان و روش های گزارش خطا در پنتیوم

- در خانواده اینتل امکانات بسیار خوب سخت افزاری و نرم افزاری برای افزایش قابلیت اطمینان و روش‌های گزارش خطا در داخل ریزپردازنده در نظر گرفته شده است این قابلیت‌ها را به صورت زیر می توان خلاصه کرد :
- 1- اجرای برنامه به صورت تک مرحله ای
- 2- استفاده از نقطه قطع سخت افزاری
- 3- گزارش خطای پریتی
- ۴- استفاده از درگاه TAP
- 5- استفاده از امولاتور ICE
- 6- گزارش خطا در واحد محاسباتی اعشاری FPU
- 7- عمل افزایش بررسی در سیستم‌های دو یا چند پردازنده ای

- دو روش اول را دوستان در فصل سه توضیح دادند و ما اینجا به بقیه می پردازیم:

۳- گزارش خطای پریتی

- دو ثبات برای گزارش خطای پریتی مورد استفاده قرار می گیرد :
- ۱- ثبات MCAR : که در شکل نشان داده شده است و در واقع مورد نیاز مقدار آدرس فیزیکی که در آن خطای پریتی اتفاق افتاده است را ذخیره می‌کند.
- ۲- ثبات MCTR : این ثبات در مواقع لزوم وضعیت پایه های کنترل سیکلی که در آن خطای پریتی اتفاق افتاده است را ذخیره می کند.



شکل۵-۱۲- الف) ثبات MCAR ب) ثبات MCTR

۴- استفاده از درگاه بررسی (TAP)

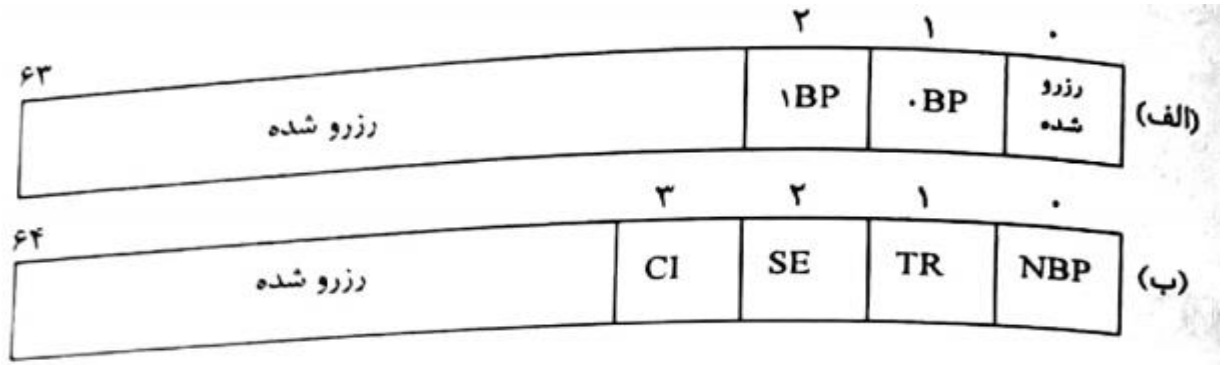
- برای بررسی نوع دیگری از خطا و گزارش در نظر گرفته اند.

- این درگاه با استاندارد IEEE 1149/1 کار میکند و مداری که در خارج ریزپردازنده قرار دارد از طریق این درگاه می تواند به کلیه ی ثبات های عمومی و ثبات های اشکال زدایی ریزپردازنده دسترسی پیدا کند.

- با فعال شدن پایه های این درگاه، اطلاعات مورد نظر توسط مدار خارجی از طریق پایه TDI وارد می شود.

استفاده از امولاتور ICE

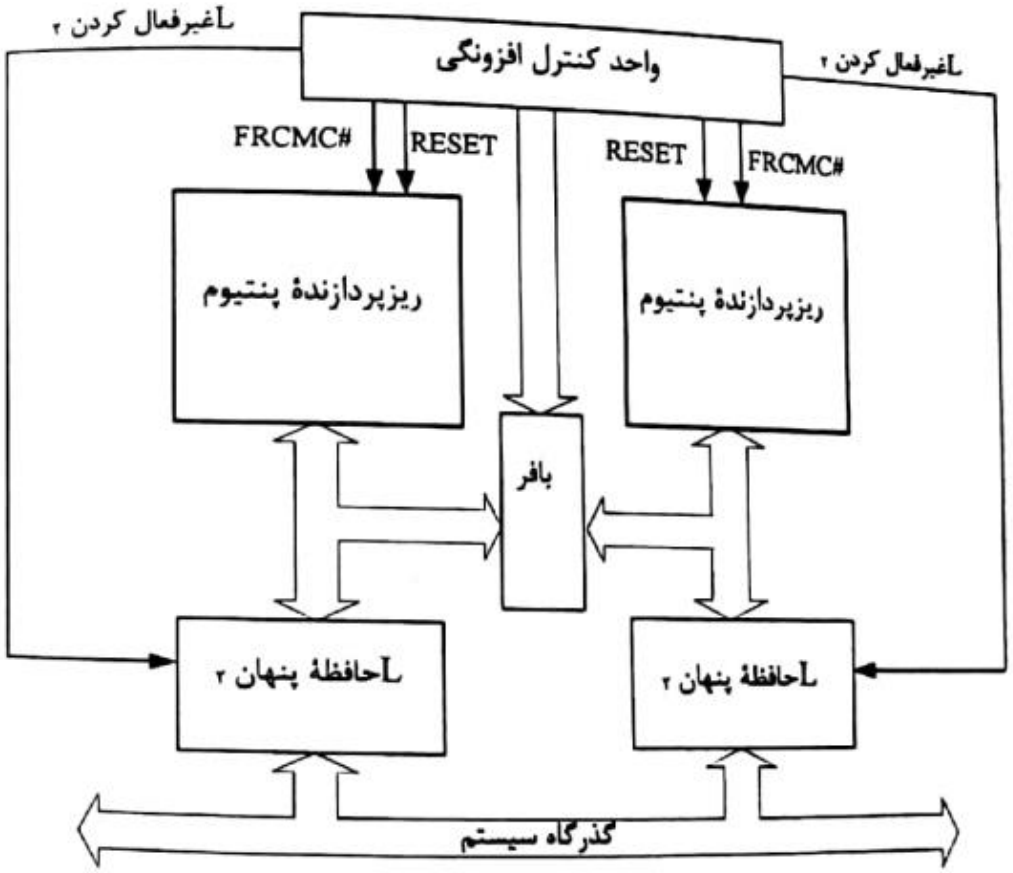
- امولاتور یک قسمت سخت افزاری است برای رفع اشکال که می‌تواند فرآیند اجرای برنامه‌ها را خصوصاً هنگام جهش در برنامه در حال اجرا در داخل ریزپردازنده را دنبال نماید و صحت یا عدم صحت آن را بررسی کند.
- برای انجام این کار دو ثبات شکل زیر مورد استفاده قرار گرفته است:



شکل ۵-۱۳-الف) ثبات DMCR ب) ثبات TR۱۲

بررسی تابع افزونگی در سیستم های دو یا چند ریزپردازنده ای

- در سیستم‌های دو یا چند پردازنده ای می توان یکی از این پردازنده ها را به عنوان بررسی کننده صحت عملیات سیستم در نظر گرفت و به این منظور یکی از پردازنده ها در حالت «Checker» قرار می‌گیرد و پردازنده‌های دیگر در حالت مستر «Master»خواهد بود.
- پردازنده های مستر کار عادی خود را انجام می‌دهند و برنامه‌ها را اجرا می نمایند
- اما پردازنده ی «Checker» تقریباً همه پایه های خود را در حالت ورودی قرار می‌دهد و همزمان دستورالعملهای ریزپردازنده های دیگر را اجرا می‌کند



شکل۵-۱۴ عمل افزایش بررسی در سیستم‌های دوپردازنده‌ای

پایان فصل