

بِسْمِ اللَّهِ الرَّحْمَنِ الرَّحِيمِ



دانشگاه آزاد اسلامی

واحد اردبیل

دانشکده فنی و مهندسی

پایان نامه جهت دریافت درجه کارشناسی ارشد

مهندسی برق - الکترونیک

عنوان:

طراحی و شبیه سازی تقویت کننده CMOS با بهره بالا با تکنولوژی 0.18um

استاد راهنما:

دکتر علی راهنمایی

استاد مشاور:

دکتر رضا سیفی مجدر

نگارش:

میلاذ رهنما گیگلو

تابستان ۱۳۹۹



Islamic Azad University

Ardabil Branch

"M.Sc" Thesis

Electrical Electrical Engineering

Subject:

Design and Analysis of High Gain Operation Amplifier by Using
CMOS 0.18um Technology

Supervisor:

Dr. Ali Rahnemaei

Advisor:

Dr. Reza Seyfi Mojadar

By:

Milad Rahnama giglou

Summer 2020

تقدیم به:

به پدر مادر و برادر عزیزم تقدیم می‌کنم که حضورشان در فضای زندگیم مصداق بی‌ریای سخاوت بوده است.

تشکر و قدردانی:

تختین پاس و سایش از آن خداوندی است که بنده کوچکش را در هیای یکران اندیش، طره ای ساخت تا دست آن را در پیچ اندیشه های ناب آموزگارانی بزرگ به تماشایند. لذا اکنون که در سید بار بنده

نوازی یایش پیمان نامه حاضر به انجام رسیده است، بر خود لازم می دانم تا مراتب پاس را از بزرگوارانی به جا آورم که اگر دست یاریشان نبود، مرکز این پیمان نامه به انجام نمی رسید.

از استاد کرامت درم جناب آقای دکتر راهبانی که زحمت راهبانی این پیمان نامه را بر همه داشته، کمال پاس را دارم.

از استاد عالی قدرم جناب آقای دکتر سینی که زحمت مشاوره این پیمان نامه را تحمل شدند، صمیمانه تشکر می کنم.

فهرست مطالب

صفحه	عنوان
	فصل اول مقدمه
۳-۱-۱-۱	مقدمه
۳-۲-۱	تقویت کننده عملیاتی چیست
۳-۱-۲-۱	تقویت کننده عملیاتی
۵-۳-۱	نماد و شکل ظاهری OpAmp
۵-۴-۱	بلوک دیاگرام مدار داخلی تقویت کننده عملیاتی
۷-۵-۱	تقویت کننده عملیاتی ایده آل
۸-۶-۱	مشخصات تقویت کننده عملیاتی واقعی
۸-۷-۱	کاربردهای تقویت کننده های عملیاتی
۸-۸-۱	پارامترهای مهم در طراحی تقویت کننده
۹-۹-۱	امپدانس ورودی و خروجی
۹-۱۰-۱	بهره
۱۰-۱-۱۰-۱	بهره و لتاژ حلقه باز A_{OL}
۱۰-۲-۱۰-۱	بهره و لتاژ حلقه بسته A_{CL}
۱۱-۱۱-۱	پهنای باند سیگنال بزرگ
۱۲-۱۲-۱	بهره وری
۱۳-۱۳-۱	سوئینگ خروجی
۱۳-۱۴-۱	پهنای باند سیگنال کوچک

- ۱۴-۱-۱۵-پایداری ۱۴
- ۱۴-۱-۱۶-نرخ slew ۱۴
- ۱۴-۱-۱۷-خطی بودن تقویت کننده ترانزیستوری ۱۴
- ۱۵-۱-۱۸-نویز و آفست ۱۵
- ۱۵-۱-۱۸-۱-نویز در تقویت کننده ترانزیستوری ۱۵
- ۱۵-۱-۱۹-آهنگ گردش ۱۵
- ۱۶-۱-۲۰-نسبت رد منبع تغذیه ۱۶
- ۱۷-۱-۲۱-زمان نشست، t_s ۱۷
- ۱۸-۱-۲۲-نتیجه گیری ۱۸

فصل دوم پیشینه تحقیق

- ۲۰-۱-۲-مقدمه ۲۰
- ۲۰-۲-۲-تقویت کننده عملیاتی با استفاده از فیدبک مثبت ۲۰
- ۲۰-۳-۲-تقویت کننده با بهره بالا و توان پایین با استفاده از طبقات کسکود مرکب ۳۲
- ۲۰-۳-۱-۲-روند طراحی و شبیه سازی ۳۳
- ۲۰-۴-۲-تاریخچه و تحقیقات کلی در زمینه تقویت کننده های عملیاتی ۳۶

فصل سوم مدار پیشنهادی

- ۴۱-۱-۳-مقدمه ۴۱
- ۴۲-۳-۲-امپلی فایر FC پیشنهادی ۴۲
- ۴۳-۳-۳-ویژگی های RFC (امپلی فایر کسکود تاییده بازچرخشی) ۴۳
- ۴۴-۳-۳-۱-تراسانایی سیگنال کوچک ۴۴

۴۴ بهره فرکانس پایین
۴۵ نرخ تغییر ولتاژ
۴۶ حاشیه فاز
۴۷ نویز
۴۹ ولتاژ افسست ورودی
۵۰ سطح و توان

فصل چهارم نتایج شبیه سازی

۵۳ ۱-۴ مقدمه
۵۳ ۴-۲ آنالیز تقویت کننده ولتاژ RFC
۵۵ ۳-۴ افزایش نرخ چرخش
۵۵ ۴-۴ طراحی و شبیه سازی تقویت کننده ولتاژ کسکود تا شده باز چرخشی
۵۶ ۵-۴ طراحی FC
۵۷ ۶-۴ طراحی تقویت کننده RFC
۵۸ ۷-۴ نتایج شبیه سازی
۶۱ ۸-۴ مقایسه

فصل پنجم نتیجه گیری

۶۳ ۵-۱ نتیجه گیری
۶۳ ۵-۲ پیشنهادات
۶۴ منابع و مأخذ

فهرست اشکال

صفحه

عنوان

فصل اول

- شکل ۱-۱: نماد و شکل ظاهری OpAmp ۵
- شکل ۲-۱: چند نمونه OpAmp واقعی ۵
- شکل ۳-۱: بلوک دیاگرام داخلی تقویت کننده عملیاتی ۶
- شکل ۴-۱: مدار داخلی تقویت کننده عملیاتی ۷
- شکل ۵-۱: مشخصات تقویت کننده عملیاتی ایده آل ۷
- شکل ۶-۱: ایجاد فیدبک منفی برای کاهش بهره ولتاژ ۱۱
- شکل ۷-۱: آپ امپ واقعی ۱۲
- شکل ۸-۱: پهنای باند سیگنال کوچک ۱۳
- شکل ۹-۱: مدار RC ساده با پاسخ پله خروجی آن ۱۶
- شکل ۱۰-۱: روش محاسبه PSRR، مدار اصلی (الف)، مدار معادل (ب) ۱۷
- شکل ۱۱-۱: پاسخ پله یک سیستم مرتبه دوم ۱۸

فصل دوم

- شکل (۱-۲): (الف) تقویت کننده عملیاتی کسکود تا شده معمولی و متداول و (ب) تقویت کننده عملیاتی کسکود تا شده سه تایی [۱۲] ۲۱
- شکل (۲-۲) ساختار تقویت کننده عملیاتی پیشنهادی در مرجع [۱۲] ۲۴
- شکل (۳-۲) پاسخ فرکانسی مد تفاضلی مدار شکل (۳-۳) در مرجع [۱۲] ۲۹
- شکل (۴-۲) پاسخ فرکانسی مد مشترک مدار شکل (۳-۳) در مرجع [۱۲] ۳۰

- شکل (۵-۲) سوئینگ تفاضلی ولتاژ خروجی تقویت کننده (شکل اول مربوط به خروجی و شکل دوم مربوط به ورودی) [۱۲]..... ۳۰
- شکل (۶-۲) پاسخ فرکانسی تقویت کننده عملیاتی کسکود تا شده معمولی ۳۱
- شکل (۷-۲) طبقه بهره کسکود مرکب تک سر ۳۲
- شکل (۸-۲) تقویت کننده عملیاتی کسکود مرکب ۳۳
- شکل (۹-۲) بلوک دیاگرام یک تقویت کننده دو طبقه ۳۳
- شکل (۱۰-۲) پاسخ فرکانسی مدار تقویت کننده عملیاتی کسکود مرکب ۳۵
- شکل (۱۱-۲) پاسخ فرکانسی مدار تقویت کننده عملیاتی کسکود مرکب برای بهره مد مشترک ۳۵
- شکل (۱۲-۲) پاسخ فرکانسی تقویت کننده عملیاتی مدار پیشنهادی ۳۶

فصل سوم

- شکل (۱-۳): امپلی فایر کسکود تابیده سنتی ۴۲
- شکل (۲-۳): امپلی فایر کسکود تابیده بازچرخشی ۴۳
- شکل (۳-۳): موقعیت قطب- صفر RFC در دامنه S ۴۷

فصل چهارم

- شکل ۴-۱: ساختار متداول تقویت کننده کسکود تا شده ۵۳
- شکل ۴-۳: افزایش بهره و پهنای باند ر تقویت کننده RFC ۵۹
- شکل ۴-۴: تغییرات فاز در تقویت کننده FC و RFC ۶۰
- شکل ۴-۵: نتایج شبیه سازی نرخ افزایش ۶۰

فهرست جداول

صفحه	عنوان
۳۱	جدول (۱-۲) مشخصات Op-Amp شبیه سازی شده
۳۶	جدول (۲-۲) نتایج شبیه سازی تقویت کننده عملیاتی کسکود مرکب
۵۷	جدول (۱-۴): پارامترهای طراحی در تقویت کننده های FC و RFC
۵۸	جدول (۲-۴): نتایج شبیه سازی
۶۱	جدول (۳-۴): مقایسه نتایج شبیه سازی با کارهای قبلی

چکیده:

یک معماری امپلی فایر بازچرخشی بر اساس امپلی فایر هدایت انتقالی کسکود تاییده توصیف می‌شود. تقویت کننده های عملیاتی یکی از بنیادی ترین بخش ها در سیستمهای آنالوگ می باشند. در سال های گذشته نیازهای فراوانی برای تقویت کننده های با بهره بالا و توان پایین برای کاربردهای مختلف وجود دارند. در این پایان نامه یک تقویت کننده عملیاتی جدید با بهره بالا بر اساس ساختار تقویت کننده کسکود باز چرخشی معرفی گردید. از مزایای این تقویت کننده می توان به بهره بالا، پهنای باند بالا و داشتن سرعت چرخش مطلوب در مقایسه با روش های معمول اشاره کرد. بهره تقویت فولدد کسکود پیشنهادی 62.5 دسی بل، سرعت چرخش برابر با 106.62 v/us است، حاشیه فاز برابر با 79درجه، GBW مدار پیشنهادی با بار خازنی 5.6pF نیز در بهترین حالت 121.3MHz بدست آمده است. کلیه شبیه سازی ها توسط نرم افزار HSPICE در تکنولوژی 0.18um CMOS انجام شده اند.

کلمات کلیدی: تقویت کننده فولدد کسکود، کسکود باز چرخشی، FC،RFC

فصل اول

مقدمه

۱-۱- مقدمه

تقویت‌کننده‌های عملیاتی که به اختصار آپ امپ نامیده می‌شوند تقویت‌کننده‌هایی با کوپلاژ مستقیم هستند که ضریب تقویت ولتاژ بسیار بزرگی دارند. تقویت‌کننده‌های عملیاتی در سیستم‌های الکترونیکی کاربردهای متنوعی دارند. از نظر اقتصادی نیز ارزان قیمت‌اند و از مزایایی چون ابعاد کوچک، قابلیت اطمینان بالا و پایداری حرارتی خوب برخوردارند. تقویت‌کننده‌های عملیاتی مدارهای مجتمع چند طبقه‌ای هستند که به سبب توانایی انجام عملیات مختلف الکترونیکی به این نام شناخته می‌شوند، تقویت‌کننده‌های عملیاتی با فناوری CMOS به بخش‌های مختلفی تقسیم می‌شوند. کسکود کردن بهره را افزایش می‌دهد ولی سوئینگ خروجی در عوض محدود می‌شود. [۱].

تقویت‌کننده‌های عملیاتی عنصر اساسی بسیاری از سیستم‌های آنالوگ و دیجیتال هستند. آپ امپ-های با درجات متفاوتی از پیچیدگی برای تحقق کارهای مختلف از تولید بایاس DC گرفته تا تقویت سرعت بالا و یا فیلتر کردن بطور گسترده استفاده می‌شوند [۲]. یک سیگنال آنالوگ یا دیجیتال را به این دلیل تقویت می‌کنیم که ممکن است برای راه اندازی یک بار، غلبه بر نویز طبقه بعدی یا ایجاد یک سطح ولتاژ منطقی برای یک مدار دیجیتال بسیار کوچک باشد [۳].

فناوری اکسید فلز نیمه‌هادی مکمل یا CMOS یک فناوری برجسته در صنعت جهانی مدارهای مجتمع است و به عنوان محصولاتی با اتلاف توان کم و چگالی زیاد و وسیله سوییچ کنندگی نسبتاً ایده آل شناخته شده است.

۱-۲- تقویت‌کننده عملیاتی چیست

۱-۲-۱- تقویت‌کننده عملیاتی

تقویت‌کننده عملیاتی یا آپ‌امپ (به انگلیسی op-amp: Operational amplifier) ، یک تقویت‌کننده ولتاژ با بهره (گین) بسیار بالاست و معمولاً دارای دو ورودی و یک خروجی است، که ورودی‌ها به صورت تفاضلی عمل می‌کنند. به عبارت دیگر، این تقویت‌کننده، اختلاف ولتاژ ورودی‌ها را تقویت می‌کند.

یکی از دو ورودی، ورودی منفی (-) یا وارون‌گر نام دارد، زیرا تقویت‌کننده برای سیگنال وارد شونده به آن، دارای بهره منفی است. ورودی دیگر، ورودی مثبت (+) یا ناوارون‌گر است و سیگنال وارد شونده به آن، در خروجی با بهره مثبت ظاهر می‌شوند.

این تقویت‌کننده، دارای مقاومت خروجی بسیار کوچک (حدود چند اهم) بوده و از مقاومت ورودی بسیار بزرگی (بیش از چند صد کیلو اهم) برخوردار است. چون تقویت‌کننده عملیاتی، یک افزاره فعال است، برای تأمین انرژی مصرفی و بایاس ترانزیستورهای خود به تغذیه DC نیاز دارد.

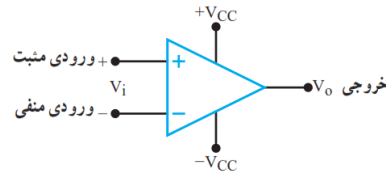
ایده به‌کارگیری تقویت‌کننده‌های عملیاتی نخستین بار در دهه ۱۹۴۰م و در رایانه‌های آنالوگ مطرح شد. در این کاربرد با قرار دادن عنصرهای مداری گوناگون میان ورودی‌ها و خروجی تقویت‌کننده عملیاتی، مدارهای گوناگون با کارایی‌های متفاوت طراحی می‌شد؛ و به وسیله آن‌ها عملیات ریاضی مانند جمع، تفریق، ضرب، تقسیم، مشتق، و انتگرال پیاده می‌شد.

بدین ترتیب امکان پیاده‌سازی رایانه‌های آنالوگ (رایانه‌های امروزی دیجیتال هستند) برای حل معادلات دیفرانسیل فراهم گردید. با گسترش دامنه کاربرد الکترونیک، استفاده از تقویت‌کننده عملیاتی نیز گسترش فراوان یافت. در سال ۱۹۶۰م نخستین بار تقویت‌کننده عملیاتی به صورت مدار مجتمع طراحی و ساخته شد و با اندازه، وزن و قیمت به‌مراتب کمتر به بازار مصرف ارائه گردید.

پیشرفت فناوری و مطرح شدن نیازهای متنوع‌تر و تخصصی‌تر، زمینه را برای عرضه تقویت‌کننده‌های عملیاتی خاص فراهم کرد.

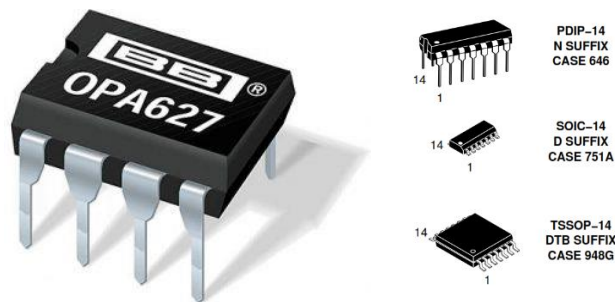
۳-۱- نماد و شکل ظاهری OpAmp

نماد و شکل ظاهری چند نمونه OpAmp را در شکل ۱-۱ مشاهده می‌کنید:



شکل ۱-۱: نماد و شکل ظاهری OpAmp

در شکل ۲-۱ چند نمونه OpAmp واقعی را مشاهده می‌کنید:

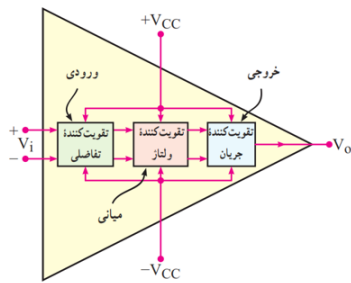


شکل ۲-۱: چند نمونه واقعی OpAmp

همان طور که از نماد استاندارد مشاهده می‌شود، OpAmp دارای دو پایه ورودی منفی و ورودی مثبت و یک پایه خروجی است. دو ولتاژ DC متقارن (یکی مثبت و دیگری منفی V_{CC}) (تغذیه تقویت‌کننده را برعهده دارند. در مدارهای پیچیده، جهت سادگی در رسم مدار، معمولاً خطوط تغذیه را رسم نمی‌کنند.

۴-۱- بلوک دیاگرام مدار داخلی تقویت‌کننده عملیاتی

در شکل ۳-۱ بلوک دیاگرام تقویت‌کننده عملیاتی را مشاهده می‌کنید:



شکل ۳-۱ بلوک دیاگرام داخلی تقویت کننده عملیاتی

در شکل ۳-۱ بلوک دیاگرام مدار داخلی یک تقویت کننده عملیاتی نشان داده شده است. تقویت کننده های عملیاتی تعداد قطعات الکترونیکی زیادی دارند و به صورت های مختلف و پیچیده ساخته می شوند. در مجموع بلوک دیاگرام یک تقویت کننده عملیاتی از سه قسمت اصلی تشکیل شده است.

الف) طبقه ورودی (تقویت کننده تفاضلی)

ب) طبقه میانی (تقویت کننده ولتاژ)

پ) طبقه خروجی (تقویت کننده توان خروجی)

به صورت کلی در این تقویت کننده تفاضل ولتاژ بین دو پایه ورودی تقویت شده و در خروجی ظاهر می شود. حال با استفاده از این تقویت کننده در مداراتی می توان از آن به صورت مقایسه کننده و یا تقویت کننده تفاضلی و ... استفاده کرد.

مدار داخلی OpAmp از تعدادی ترانزیستور و مقاومت تشکیل شده که این مدارات بلوک دیاگرام های بالا را می سازند. شکل ۴-۱ تصویر خوبی برای درک این موضوع است:



شکل ۱-۴ مدار داخلی تقویت کننده عملیاتی

۱-۵- تقویت کننده عملیاتی ایده آل

یک تقویت کننده عملیاتی ایده آل باید دارای مشخصاتی به شرح زیر باشد:

۱- مقاومت ورودی بی نهایت

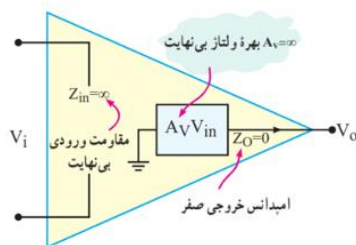
۲- مقاومت خروجی صفر

۳- بهره ولتاژ بی نهایت

۴- بهره جریان بی نهایت

نکته‌ای که وجود دارد این است که در OpAmp همیشه ولتاژ دو پایه ورودی با هم برابر است و باید در تحلیل و طراحی به این نکته توجه کنیم. همچنین این که جریان ورودی پایه‌های ورودی صفر است.

در شکل ۱-۵ این مشخصات نشان داده شده است:



شکل ۱-۵: مشخصات تقویت کننده عملیاتی ایده آل

۱-۶- مشخصات تقویت‌کننده عملیاتی واقعی

تقویت‌کننده عملیاتی ایده آل، در عمل وجود ندارد ولی کارخانه‌های سازنده سعی می‌کنند تا حد امکان به این ضرایب نزدیک شوند. تقویت‌کننده‌های عملیاتی به صورت مدارهای مجتمع یک پارچه (IC)^۱ ساخته می‌شوند.

۱-۷- کاربردهای تقویت‌کننده‌های عملیاتی

انواع کاربردهای تقویت‌کننده‌ها را در زیر نام می‌بریم

- تقویت‌کننده معکوس کننده (وارونگر)
- تقویت‌کننده غیر معکوس کننده (ناوارونگر)
- بافر منفی
- بافر مثبت
- مدار جمع کننده
- تقویت‌کننده با ورودی تفاضلی
- آشکار ساز عبور از صفر
- آشکار ساز سطوح ولتاژ غیر صفر
- یکسو ساز نیم موج ایده آل
- مدارهای مشتق گیر
- مدار انتگرال گیر

۱-۸- پارامترهای مهم در طراحی تقویت‌کننده

تا دو دهه پیش آپ امپ‌ها برای تولید یک بلوک عمومی طراحی می‌شدند که نیاز بسیاری از کاربردهای مختلف را برآورده می‌ساخت و چنین کوشش‌هایی در جستجوی ساخت آپ امپ ایده آل انجام می‌شد. به عنوان مثال بهره ولتاژ خیلی بالا، امپدانس ورودی بالا و امپدانس خروجی کم که

¹ integrated circuits

به قیمت از دست دادن بسیاری از جنبه‌های دیگر عملکرد آپ امپ مانند سوئینگ ولتاژ خروجی و توان تلفاتی بدست می‌آید. در مقابل امروزه طراحی آپ امپ با این شناخت پیش می‌رود که سازش بین پارامترها نهایتاً به یک مصالحه چند بعدی در کل پیاده سازی نیاز دارد و مستلزم داشتن مقدار مناسب هر پارامتری است که باید در طراحی بدست آید. برای مثال اگر سرعت بحرانی است در حالیکه خطای بهره اهمیتی ندارد توپولوژی طوری انتخاب می‌شود که پارامتر اول برآورده شود در حالیکه ممکن است دومی را فدا کند [۴].

۱-۹- امپدانس ورودی و خروجی

امپدانس ورودی به معنی امپدانس دیده شده توسط منبع ولتاژ در زمانی است که این منبع به ورودی تقویت‌کننده ترانزیستوری متصل شده باشد. برای جلوگیری از این که منبع ولتاژ ورودی توسط مدار تقویت‌کننده ترانزیستوری بارگذاری شود، مدار تقویت‌کننده ترانزیستوری باید دارای امپدانس ورودی بالایی باشد.

بر خلاف تقویت‌کننده عملیاتی ایده آل که مقاومت خروجی آن را صفر در نظر گرفتیم، تقویت‌کننده عملیاتی واقعی دارای یک مقاومت خروجی در حدود 100 اهم می‌باشد. (برای تقویت‌کننده‌های عملیاتی معمولی) البته در تقویت‌کننده‌هایی که با استفاده از تقویت‌کننده عملیاتی و مقاومت‌های خارجی ساخته می‌شوند مقاومت خروجی مدار از مقاومت خروجی تقویت‌کننده عملیاتی کمتر خواهد بود. در این حالت، مقاومت خروجی تقویت‌کننده عملیاتی در مدار نقش چندان مهمی ندارد و می‌توان از آن صرف نظر کرد. تأثیر قابل توجه این مقاومت در امپدانس خروجی مدار وقتی ظاهر می‌شود که محدودیت عرض باند را در نظر بگیریم.

۱-۱۰- بهره

بهره یک تقویت‌کننده نشان دهنده نسبت توان خروجی به توان ورودی است. بهره نشان می‌دهد که یک تقویت‌کننده به چه مقدار می‌تواند یک سیگنال داده شده را تقویت کند و آن را می‌توان به سادگی با یک عدد نمایش داده و یا برای بیان آن از واحد دسی بل (dB) استفاده کرد. بهره به صورت عددی را می‌توان با استفاده از معادله $G = P_{out} / P_{in}$ بیان کرد. برای نمایش دادن

بهره در واحد دسی بل نیز از معادله $G \text{ in dB} = 10 \log (P_{\text{out}}/P_{\text{in}})$ استفاده می‌شود. در این معادلات P_{out} برابر با توان خروجی و P_{in} نیز نشان دهنده توان ورودی است. همچنین بهره را می‌توان به شکل تقسیم ولتاژ خروجی بر ولتاژ ورودی یا تقسیم جریان خروجی بر جریان ورودی نشان داد. همانطور که در قبل گفته شده برای بیان بهره ولتاژ در واحد دسی بل نیز می‌توان به سادگی از معادله $A_i \text{ in dB} = 20 \log (V_{\text{out}} / V_{\text{in}})$ استفاده کرد و بیان بهره جریان در واحد دسی بل نیز به شکل مشابه با بهره ولتاژ و با استفاده از معادله $A_i \text{ in dB} = 20 \log (I_{\text{out}} / I_{\text{in}})$ بدست می‌آید.

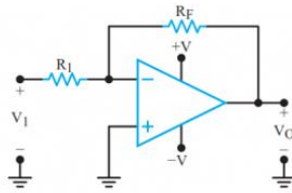
۱-۱۰-۱- بهره ولتاژ حلقه باز A_{OL}

اگر هیچ گونه اتصال فیدبکی بین خروجی و ورودی OpAmp وجود نداشته باشد، در این حالت OpAmp به صورت حلقه باز استفاده شده است. بهره ولتاژ را در این شرایط، بهره حلقه باز می‌نامند. بهره ولتاژ حلقه باز را با A_{OL} نشان می‌دهند و این مقدار بسیار بزرگ است. پس با کوچک‌ترین ولتاژ ورودی OpAmp به اشباع می‌رود و عملاً برای تقویت‌کنندگی کاربرد ندارد اما می‌توان از این مورد برای مقایسه‌کنندگی استفاده کرد.

بهره حلقه باز يك آپ امپ، دقت سیستم فیدبک‌داری را که آپ امپ در آن بکار رفته است مشخص می‌کند. متناسب با کاربردها ممکن است که بهره مورد نیاز تا چهار مرتبه بزرگتر تغییر کند. برای مصالحه بین چنین پارامترهایی مانند سرعت و سوئیچینگ ولتاژ خروجی باید حداقل بهره مورد نیاز را بدانیم و همچنین برای حذف خاصیت غیر خطی باید بهره حلقه باز را افزایش دهیم. [۵]

۱-۱۰-۲- بهره ولتاژ حلقه بسته A_{CL}

OpAmp مانند سایر تقویت‌کننده‌ها باید بتواند سیگنال دریافتی ورودی را تقویت کند و آن را بدون تغییر شکل در خروجی تحویل دهد، برای رسیدن به خروجی بدون تغییر شکل باید بهره ولتاژ OpAmp را محدود کنیم تا خروجی به اشباع نرود. برای این منظور با مقاومت یا شبکه‌ای از خروجی فیدبک می‌گیریم و به پایه‌های ورودی اتصال می‌دهیم. مانند شکل ۱-۶:

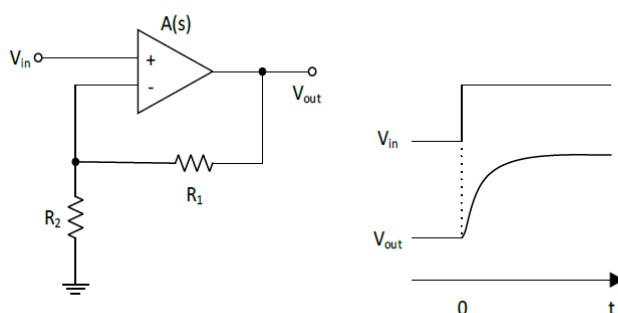
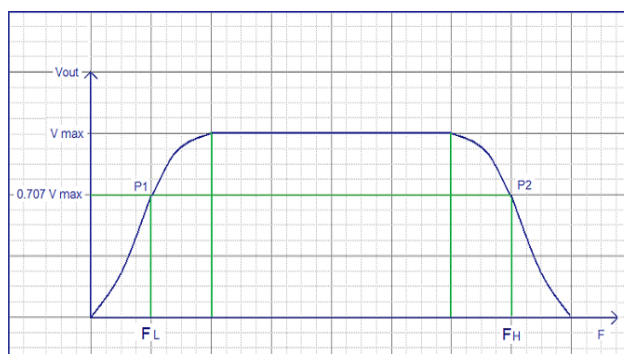


شکل ۶-۱: ایجاد فیدبک منفی برای کاهش بهره ولتاژ

۱-۱-۱- پهنای باند سیگنال بزرگ

محدوده فرکانسی که یک تقویت‌کننده می‌تواند تقویت کند را پهنای باند مخصوص آن تقویت‌کننده می‌نامند. معمولاً پهنای باند را بر اساس نقاط توان در حالت نصف اندازه‌گیری می‌کنند. نقاط در محلی که توان خروجی به مقدار نصف ماکزیمم توان خروجی می‌رسد که بر مبنای فرکانس خروجی در یک گراف نمایش داده می‌شود. به عبارت دیگر، پهنای باند نشان‌دهنده تفاوت بین پایین‌ترین و بالاترین نقاط مربوط به مقدار توان نیمه است. پهنای باند یک تقویت‌کننده خوب باید بین ۲۰ هرتز تا ۲۰ کیلوهرتز باشد زیرا این محدوده فرکانس صوتی قابل شنیدن برای انسان است. پاسخ فرکانسی یک طبقه RC که به ترانزیستور متصل شده در تصویر زیر نشان داده شده است. نقاطی که با نام‌های P1 و P2 مشخص شده‌اند به ترتیب کمترین و بالاترین نقاطی هستند که خروجی به نصف مقدار نهایی خود رسیده است.

امروزه در بسیاری از کاربردها، آپ‌امپ‌ها باید با سیگنال‌های بزرگ و گذرا کار کنند. در این شرایط، با وجود اثرات غیر خطی به سختی می‌توان صرفاً از روی خصوصیات سیگنال کوچک مانند پاسخ حلقه باز، سرعت را مشخص کرد. اگر به مدار شکل ۷-۱ که از آپ‌امپ واقعی استفاده می‌کند و بار خازنی بزرگی را تحریک می‌کند ورودی پله 1 ولتی اعمال کنیم از آنجایی که خروجی مدار نمی‌تواند آن‌ا تغییر کند اختلاف ولتاژی که توسط آپ‌امپ حس می‌شود در $t \geq 0$ برابر 1 ولت است. چنین تفاضل بزرگی به صورت لحظه‌ای آپ‌امپ را وارد ناحیه غیرخطی کارش می‌کند. بنابراین رفتار سیگنال بزرگ کاملاً پیچیده است و متضمن شبیه‌سازی دقیق می‌باشد. [۵]



شکل ۷-۱: آپ امپ واقعی

۱۲-۱- بهره وری

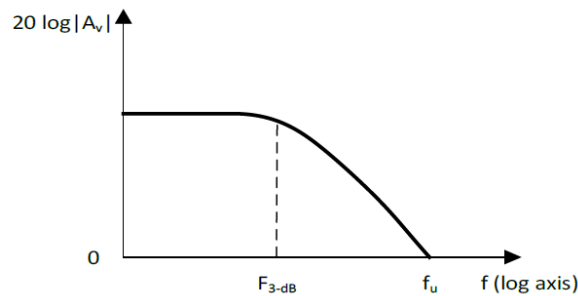
بهره وری یک تقویت کننده بیان می کند که تقویت کننده با چه بهره ای از منبع تغذیه استفاده می کند. به عبارت دیگر، این پارامتر اندازه ای است که نشان می دهد چه مقدار توان از منبع تغذیه مفید واقع شده و به خروجی تبدیل شده است. معمولاً بهره به صورت درصدی و با استفاده از معادله $100 \times A = (P_{out} / P_s)$ نیز توان گرفته شده از منبع تغذیه است. تقویت کننده های ترانزیستوری کلاس A بهره ای در حدود ۲۵ درصد دارند، کلاس AB می توانند بهره ای تا ۵۵ درصد داشته و کلاس C نیز بهره ای در حدود ۹۰ درصد دارد. تقویت کننده نوع A تولید عالی سیگنال را همراه دارد اما بهره وری آن بسیار کم است در حالی که بر خلاف آن، تقویت کننده نوع C بهره وری بالایی دارد اما تولید سیگنال ضعیفی دارد. تقویت کننده نوع AB دارای مشخصاتی مابین این دو است و بنابراین عموماً در کاربردهای تقویت کننده صوتی استفاده می شود.

۱-۱۳-سوئینگ خروجي

اکثر سیستم‌هایی که آپ امپ در آن‌ها به کار رفته به سوئینگ ولتاژ بزرگی نیاز دارند تا محدوده گسترده‌ای از دامنه سیگنال را در برگیرند. برای مثال میکروفون‌های کیفیت بالا که موسیقی تولید شده به وسیله یک ارکستر را حس می‌کنند ولتاژهای لحظه‌ای تولید می‌کنند که تغییرات آن‌ها بیش از چهار مرتبه بزرگتر باشد و این نیازمند آن است که طبقات بعدی، فیلترها و یا تقویت‌کننده‌ها بتوانند سوئینگ ولتاژ بزرگی را تحمل کنند و یا نویز کمی داشته باشند. حداکثر سوئینگ ولتاژ با اندازه اجزاء و جریان بایاس و در نتیجه با سرعت در تقابل است. [۵]

۱-۱۴-پهنای باند سیگنال کوچک

رفتار فرکانس بالای آپ امپ‌ها نقش مهمی در بسیاری از کاربردها ایفا می‌کند. برای مثال همین که فرکانس کار افزایش می‌یابد بهره حلقه باز رو به کاهش می‌گذارد در نتیجه خطای بزرگتری در سیستم فیدبک دار به وجود خواهد آورد. پهنای باند سیگنال کوچک معمولاً با عنوان فرکانس (بهره واحد) f_u تعریف می‌شود که در آپ امپ‌های CMOS جدید، به بزرگی 1 گیگاهرتز است. شکل (۸-۱). [۵]



شکل ۸-۱: پهنای باند سیگنال کوچک

۱-۱۵- پایداری

پایداری نشان دهنده ظرفیت یک تقویت‌کننده در برابر نوسانات است. این نوسانات ممکن است دارای دامنه بالایی باشند که می‌تواند باعث پوشانده شدن سیگنال مفید شود یا دارای دامنه پایینی بوده و یا نوسانات فرکانس بالا در طیف باشند. در تقویت‌کننده‌های صوتی، معمولاً مشکلات مربوط به پایداری در زمان کارکردن در فرکانس بالا و نزدیک ۲۰ کیلوهرتز رخ می‌دهد. اضافه کردن یک شبکه Zobel در خروجی، یک فیدبک مثبت را ایجاد می‌کند که می‌تواند پایداری را بهبود ببخشد.

۱-۱۶- نرخ slew

نرخ slew نشان دهنده بیشترین درجه تغییرات خروجی در هر واحد از زمان است. این پارامتر همچنین نشان می‌دهد که چگونه خروجی یک تقویت‌کننده می‌تواند در پاسخ به ورودی تغییر کند. به عبارت ساده‌تر، این پارامتر سرعت یک تقویت‌کننده را بیان می‌کند و معمولاً بر حسب $V/\mu S$ و با استفاده از معادله زیر نشان داده می‌شود:

$$SR = dV_o / dt \quad (1-1)$$

۱-۱۷- خطی بودن تقویت‌کننده ترانزیستوری

یک تقویت‌کننده را خطی می‌نامند اگر بین توان ورودی و توان خروجی آن رابطه خطی برقرار باشد. در واقع این فاکتور میزان صاف بودن بهره را بیان می‌کند. رسیدن به میزان خطی بودن کامل و صد درصدی با استفاده از عناصر اکتیو مانند BJT, JFET و MOSFET ها به عنوان تقویت‌کننده، ممکن نیست زیرا این عناصر به علت ظرفیت داخلی پارازیتی خود تمایل دارند تا در فرکانس‌های بالا بهره پایین‌تری داشته باشند. علاوه بر این، خازن‌های جداساز ورودی (که تقریباً در تمام مدارهای تقویت‌کننده صوتی وجود دارند) در یک فرکانس قطع پایین تنظیم می‌شوند.

۱-۱۸-نویز و آفست

۱-۱۸-۱-نویز در تقویت‌کننده ترانزیستوری

نویز به معنی تداخلات تصادفی و ناخواسته در یک سیگنال است. به شکل ساده‌تر می‌توان گفت که نویز، نوسانات یا فرکانس‌های ناخواسته‌ای است که در یک سیگنال ظاهر می‌شود. نویز می‌تواند به دلیل ایرادات موجود در طراحی، نقص عملکردی اجزای مدار و یا اثر یک دستگاه بیرونی ایجاد شود. همچنین در برخی موارد ممکن است به دلیل اثر متقابل دو یا چند سیگنال همزمان در یک سیستم یا بر اثر استفاده از یک جزء خاص در سیستم بوجود بیاید.

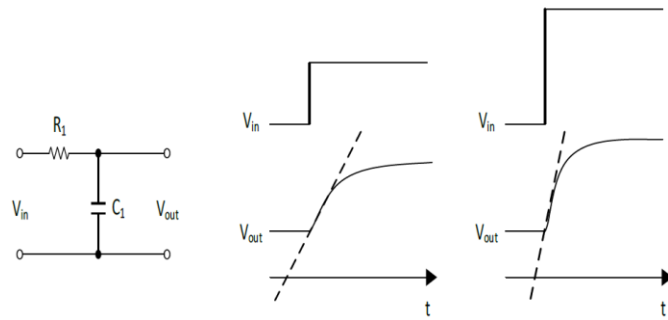
سطح سیگنالی را که می‌توان به وسیله آپ امپ با کیفیت قابل قبولی پردازش کرد با نویز و آفست ورودی تعیین می‌شود. در یک توپولوژی معمولی آپ امپ، چند ترانزیستور در نویز و آفست مشارکت دارند که باید ابعاد بزرگ و یا جریان‌های بایاس بزرگ داشته باشند و همچنین باید مصالحه بین نویز و سوئینگ خروجی را نیز در نظر بگیریم. نویز کمترین سطح سیگنالی را که یک مدار می‌تواند آن را با کیفیت قابل قبول پردازش کند محدود می‌کند. امروزه طراحان آنالوگ پیوسته در گیر مسائل نویز هستند زیرا با مسئله ۱- اتلاف توان، ۲- سرعت، ۳- میزان خطی بودن، ۴- سقف مجاز ولتاژ مدار در ارتباط است. [۵]

۱-۱۹-آهنگ گردش ۲

آپ امپ‌های استفاده شده در مدارهای فیدبک رفتار سیگنال بزرگی از خود نشان می‌دهند که آهنگ گردش نام دارد. مدار RC ساده‌ای که در شکل (۱-۹) نشان داده شده را در نظر بگیرید که در آن، ورودی یک پله ولتاژ با ارتفاع V_o است. چون $V_{out} = V_o(1 - \exp(-\frac{t}{\tau}))$ که $\tau = RC$ است. بنابراین:

$$\frac{dv_{out}}{dt} = \frac{V_o}{\tau} \exp \quad (۲-۱)$$

² Slew Rate.



شکل ۱-۹: مدار RC ساده با پاسخ پله خروجی آن [۲]

یعنی شیب پاسخ پله با مقدار نهایی خروجی متناسب است و اگر یک پله بزرگتر به مدار اعمال کنیم خروجی سریعاً افزایش می‌یابد. این یک ویژگی بنیادی سیستم‌های خطی است یعنی اگر دامنه ورودی دو برابر شود، در حالی که سایر پارامترها ثابت بمانند سطح سیگنال خروجی هم باید در هر نقطه دو برابر شود که به این ترتیب شیب هم دو برابر می‌شود. در یک آپ امپ واقعی وقتی که دامنه ورودی را زیاد می‌کنیم خروجی یک تابع رمپ خطی با شیب ثابت خواهد بود؛ در این شرایط می‌گوییم که آپ امپ دچار گردش شده است و شیب رمپ را آهنگ گردش می‌نامیم. [۵]

۱-۲۰-نسبت رد منبع تغذیه^۳

نسبت رد منبع تغذیه به عنوان نسبت بهره تفاضل A_V به بهره حاصل از نوسانات منبع تغذیه در خروجی، هنگامی که ورودی تفاضلی برابر صفر گذاشته می‌شود بیان می‌گردد. بنابراین نسبت رد منبع تغذیه به صورت زیر نوشته می‌شود:

$$PSRR = \frac{A_v(V_{dd} = 0)}{A_{dd}(V_{in} = 0)}$$

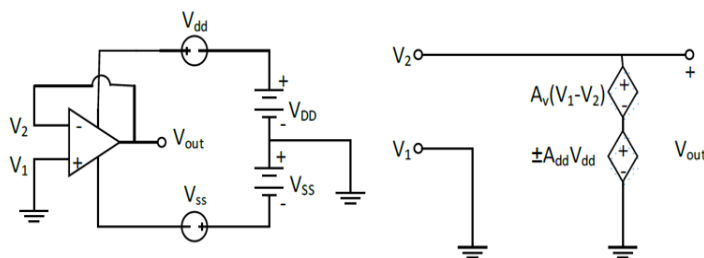
(۱-۳)

در حالیکه می‌توان A_v و A_{dd} را محاسبه و نتایج را ترکیب نمود ولی ساده‌تر آن است که از مدار بهره واحد شکل ۱-۱۰ استفاده نمائیم و نشان دهیم که:

³ Power Supply Rejection Ratio(PSRR).

$$V_{out} = \frac{A_{dd}}{1 + A_v} V_{dd} \cong \frac{A_{dd}}{A_v} V_{dd} = \frac{1}{PSRR^+} V_{dd} \quad (4-1)$$

که V_{dd} نوسانات منبع تغذیه V_{dd} و $PSRR^+$ نسبت رد منبع تغذیه V_{dd} است. بنابراین باید آپ امپ را به صورت بهره واحد ببندیم و یک سیگنال AC به اندازه V_{dd} را به طور سری با منبع تغذیه V_{dd} وارد نماییم. [۵]



(الف) (a)

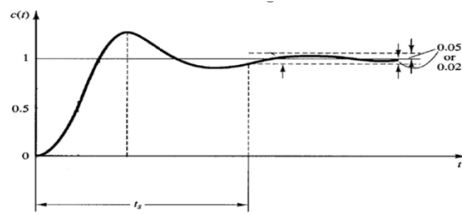
(ب) (b)

شکل ۱۰-۱: روش محاسبه PSRR، مدار اصلی (الف)، مدار معادل (ب)

۱-۲۱- زمان نشست^۴، t_s

زمان نشست، زمانی است که طول می‌کشد تا منحنی پاسخ به گستره معینی حول مقدار نهایی‌اش برسد و در آن گستره بماند. این گستره معمولاً بر حسب درصد مطلق از مقدار نهایی (معمولاً ۲٪ یا ۵٪) بیان می‌شود. [۵]

⁴ settling t time.



شکل ۱-۱۱: پاسخ پله یک سیستم مرتبه دوم [۲]

۱-۲۲- نتیجه گیری

تا اینجا پیش زمینه‌ای در مورد تقویت‌کننده‌های عملیاتی مورد بحث قرار گرفت، که به بررسی پارامترهای مهم (از قبیل بهره، پهنای باند، سوئیچینگ خروجی و...) در طراحی تقویت‌کننده عملیاتی پرداخته شده است.

فصل دوم

پیشینه تحقیق

در فصل اول با مقدمه تقویت‌کننده‌های عملیاتی آشنا شدیم در این فصل به پیشینه‌های این موضوع می‌پردازیم. که هر کدام در مسیر انتظارهایی که از تقویت‌کننده‌های عملیاتی داریم حرکت می‌کنند از جمله می‌توان به المان‌های افزایش بهره، کاهش توان، افزایش سوئینگ و ... اشاره کرد که در فصل آینده به بررسی بیشتری در این زمینه خواهیم پرداخت و توضیحات و تعاریف بیشتری از این نوع مدارات خواهیم داشت که به درک بیشتر این موضوع کمک خواهد کرد.

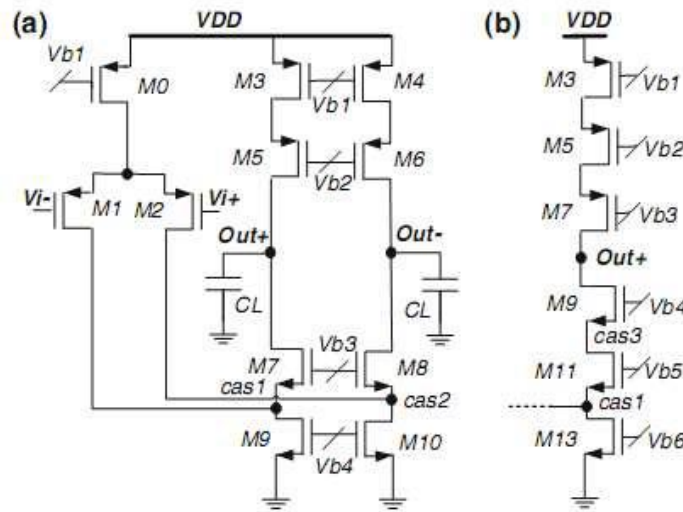
یکی از پرکاربردترین بلوک‌های مدارهای مجتمع خطی، تقویت‌کننده‌های هدایت انتقالی می‌باشد. در واقع تقویت‌کننده‌ی عملیاتی که طبقه توان آن برداشته شود را تقویت‌کننده هدایت انتقالی می‌نامند. یعنی اینگونه تقویت‌کننده ها جریان مستقیمی برای بارهای مقاومتی تأمین خواهند کرد. تقویت‌کننده‌های هدایت انتقالی کاربرد فراوانی در طراحی Gm-C فیلترها دارند. همانطور که از نام این‌گونه فیلترها مشخص است دارای بار خازنی می‌باشند. به طوری که می‌توان با ترکیب فیلترهایی با ویژگی‌های متفاوت به فیلتر مورد نظر دست یافت.

در برخی از تقویت‌کننده‌های عملیاتی مثل کسکود تا شده [۶] و تلسکوپی [۷]، بهره DC بوسیله افزایش دادن مقاومت خروجی به دلیل کسکود شدن ترانزیستورها افزایش می‌یابد. اما ساختار تلسکوپی به یک سقف ولتاژ بالا نیاز دارد. از آنجایی که تقویت‌کننده عملیاتی کسکود تا شده یک قطب پارازیته منفرد و بهره DC نسبتاً بزرگی را ارائه می‌دهد از آن برای کاربردهای فرکانس بالا استفاده می‌شود. همچنین فیدبک مثبت می‌تواند برای دستیابی به بهره DC بالاتر مورد استفاده قرار گیرد [۸-۱۱]. در ادامه چند مقاله و پژوهش انجام گرفته مورد بررسی و ارزیابی قرار می‌گیرد.

۲-۲- تقویت‌کننده عملیاتی با استفاده از فیدبک مثبت

تقویت‌کننده عملیاتی پیشنهاد شده جدید در مرجع [۱۲] بر اساس همان ساختار کسکود تا شده معمول است. در تقویت‌کننده عملیاتی پیشنهاد شده برای افزایش بهره DC یک روش فیدبک مثبت

جدید استفاده شده است. در این ساختار بلوک فیدبک مثبت^۵ (PFB) هیچ گره اضافی به ساختار تقویت‌کننده عملیاتی کسکود تاشده اضافه نمی‌کند و همچنین هیچ جفت صفر - قطبی را تولید نمی‌کند. این مزایا به وسیله اضافه کردن دو ترانزیستور به ساختار کسکود تاشده بدست آمده است که پهنای باند را کاهش نداده و توان مصرفی را نیز افزایش نمی‌دهند. برخلاف روش‌های دیگر افزایش بهره مثل Gain Boosting [۱۳] و روش‌های دیگر فیدبک مثبت که بهره DC کسکود تاشده را به بهای افزایش پیچیدگی مدار افزایش می‌دهند این روش ساده است. شکل (۱-۲ - الف) تقویت‌کننده عملیاتی کسکود تاشده معمولی را نمایش می‌دهد. به دلیل عملکرد بالا و کاربردهای وسیع آنالیز این ساختار در منابع متعدد انجام گرفته است [۱۴ و ۱۵].



شکل (۱-۲): (الف) تقویت‌کننده عملیاتی کسکود تاشده معمولی و متداول و (ب)

تقویت‌کننده عملیاتی کسکود تاشده سه تایی [۱۲].

با اعمال یک تقریب خوب بهره DC تفاضلی این تقویت‌کننده عملیاتی بصورت رابطه (۱-۲) محاسبه

می‌شود:

⁵ Positive Feedback Block

$$A_{VO} = \frac{V_{out+} - V_{out-}}{V_{in+} - V_{in-}} \approx a \times g_{mM1,2} \times R_{out} \quad (1-2)$$

$$a = \frac{(r_{oM1,2} \parallel r_{oM9,10})}{\left(\frac{1}{g_{mM7,8}} \parallel r_{oM7,8}\right) + (r_{M1,2} \parallel r_{oM9,10})} \quad (2-2)$$

و تابع تبدیل کلی تقویت‌کننده عملیاتی بصورت رابطه (۲-۲) می‌باشد:

$$A_v(s) = \frac{A_{vo}}{\left(1 + \frac{s}{p_1}\right)\left(1 + \frac{s}{p_2}\right)} \quad (2-3)$$

در رابطه فوق p_1 قطب اول است و در گره خروجی اتفاق می‌افتد و معادل است با:

$$P_1 = -\frac{1}{R_{out} \times C_{out}} \quad (2-4)$$

$$R_{out} \approx [g_{mM5} \times r_{oM5} \times r_{oM3}] \parallel [g_{mM7} \times r_{oM7} \times (r_{oM9} \parallel r_{oM1})] \quad (2-5)$$

$$(2-6)$$

$$C_{out} = C_L + C_{dM5} + C_{dM7}$$

P_2 قطب دوم است و در گره کسکود (cas1,2) در فرکانسی بالاتر از فرکانس قطب اول اتفاق می‌افتد. از این رو، خازن خروجی اثر مقاومت خروجی را کنار می‌گذارد (بای پس می‌کند) و

باعث ظاهر شدن مقاومت معادلی تقریباً برابر با $\frac{1}{g_{mM7}}$ سورس ترانزیستور M7 می‌شود. پس p_2

برابر هست با:

$$P_2 = -\frac{1}{R_{cas} \times C_{cas}} \quad (7-2)$$

$$C_{cas} = C_{dM1} + C_{dM9} + C_{sM7} \quad (8-2)$$

$$R_{cas} \approx (r_{oM1} \parallel r_{oM7} \parallel r_{oM9}) \parallel \frac{1}{g_{mM7}} \approx \frac{1}{g_{mM7}} \quad (9-2)$$

در روابط فوق $g_{m_{Mx}}$ و $r_{o_{Mx}}$ به ترتیب ترانسسانایی و مقاومت خروجی ترانزیستور M_x هستند. در یک پروسه CMOS، $0.35/\mu\text{m}$ میکرومتر بهره ولتاژ ۱۰۰ تا ۳۰۰ و پهنای باند بهره واحد تقریباً برابر با ۷۰۰ مگاهرتز، با یک حد فاز ۷۵ درجه برای بار خازنی ۱ پیکو فاراد قابل حصول است [۱۶].

برای بدست آوردن بهره DC بالاتر کسکود سه تایی (شکل ۲-۱ الف) به جای ساختار کسکود ساده می‌تواند استفاده شود. در این حالت مقاومت خروجی و بهره DC تقویت‌کننده عملیاتی با عامل $g_m r_o$ افزایش می‌یابند. افزایش مقاومت خروجی باعث می‌شود قطب اول با عامل مشابهی کاهش یابد. در فرکانس‌های بزرگتر از قطب اول بای پس شدن اثر مقاومت خروجی توسط خازن خروجی باعث ظاهر شدن مقاومت معادلی تقریباً برابر با $\frac{1}{g_{m_{M9}}}$ از سورس M9 و $\frac{1}{g_{m_{M11}}}$ از سورس M11 می‌شود. خازن پارازیتی cas3 از خازن پارازیتی cas1 کوچکتر است به این دلیل که M9 و M11 می‌توانند در case3 ترکیب شوند. اما در cas1، M11 و M13 نمی‌توانند ترکیب شوند. به علاوه خازن درین از ترانزیستورهای زوج تفاضلی ورودی خازن پارازیتی کل cas1 را افزایش می‌دهد. از این رو قطب دوم تقویت‌کننده عملیاتی کسکود سه تایی در cas1 اتفاق می‌افتد و معادل است با:

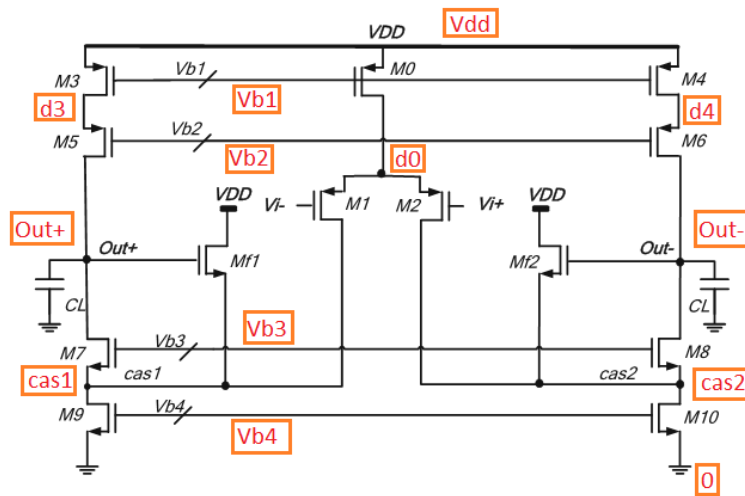
$$P_{t2} = -\frac{1}{R_{cas1} \times C_{cas1}} \approx \frac{-1}{(C_{dM11} + C_{dM13} + C_{sM11}) \times \frac{1}{g_{m_{M11}}}} \quad (2-10)$$

قطب سوم که در cas3 اتفاق می‌افتد بصورت زیر هست:

$$P_{t3} = -\frac{1}{R_{cas3} \times C_{cas3}} \approx \frac{-1}{(C_{dM11} + C_{sM9}) \times \frac{1}{g_{m_{M9}}}} \quad (2-11)$$

همانطور که می‌توان دید قطب سوم در کسکود تاشده سه تایی در فرکانسی تقریباً نزدیک به قطب دوم اتفاق می‌افتد و حد فاز تقویت‌کننده عملیاتی را در مقایسه با کسکود تاشده ساده کاهش می‌دهد. به منظور داشتن حد فاز یکسان قطب اول و بنابراین پهنای باند بهره واحد باید کاهش یابد. پس با

حد فاز یکسان پهنای باند بهره واحد برای کسکود تا شده ساده بزرگتر از کسکود تا شده سه تایی است. پیچیدگی بایاس مدار و کاهش سوئینگ خروجی اشکالات دیگر ساختار کسکود تا شده سه تایی در مقایسه با کسکود تا شده هستند [۱۳]. برای دستیابی به بهره DC بالاتر در تقویت کننده عملیاتی کسکود تا شده روش فیدبک مثبت می تواند استفاده شود [۸ و ۱۱]. شکل (۲-۲) ساختار کامل تقویت کننده عملیاتی پیشنهاد شده در مرجع [۱۲] بدون بلوک فیدبک مد مشترک (CMFB) و مدارهای بایاس را نشان می دهد.



شکل (۲-۲) ساختار تقویت کننده عملیاتی پیشنهادی در مرجع [۱۲].

همانطور که مشاهده می شود جریان کل وارد شده به گره خروجی تقریباً برابر هست با :

$$i_{out} = \alpha_f \times (g_{mM1,2} \times V_{in} + g_{mMf1,f2} \times V_{out}) \quad (12-2)$$

$$\alpha_f = \frac{(r_{oMf1,f2} \parallel r_{oM1,2} \parallel r_{oM9,10}) \parallel \frac{1}{g_{mMf1,f2}}}{(r_{oMf1,f2} \parallel r_{oM9,10}) \parallel \frac{1}{g_{mMf1,f2}} + \left(\frac{1}{g_{m7,8}} \parallel r_{oM7,8} \right)} \quad (13-2)$$

V_{out} می تواند بصورت زیر محاسبه شود:

$$V_{out} = R_{out} \times i_{out} \quad (14-2)$$

$$V_{out} = R_{out} \times \alpha_f \times (g_{mM1,2} \times V_{in} + g_{mMf1,f2} \times V_{out}) \quad (15-2)$$

بهره DC تفاضلی تقویت‌کننده عملیاتی می‌تواند بصورت زیر نوشته شود:

$$A_{vfo} = \frac{V_{out}}{V_{in}} \approx \frac{\alpha_f \times g_{mM1,2} \times R_{out}}{k} \quad (۱۶-۲)$$

$$k = 1 - \alpha_f \times g_{mMf1,f2} \times R_{out} \quad (۱۷-۲)$$

در معادله (۱۶-۲)، $R_{out} \times g_{mM1,2} \times \alpha_f$ بهره DC ساختار تقویت‌کننده عملیاتی کسکود تا شده ساده است و k می‌تواند با انتخاب اندازه‌های مناسب در M_{f1} و M_{f2} کنترل شود. برای افزایش دادن بهره DC، k باید کمتر از یک باشد. همچنین برای داشتن یک ساختار پایدار، k نباید یک مقدار منفی بگیرد. بنابراین باید $1 < k < 0$ باشد. بدیهی است که با کاهش دادن k مقدار A_{vfo} کل افزایش خواهد یافت. اما k نمی‌تواند یک مقدار خیلی نزدیک به صفر باشد زیرا ممکن است به علت تغییرات و ناپایداری‌های پروسه یک مقدار منفی بگیرد. همانطور که قبلاً ذکر شد شرط $1 < k < 0$ باید برقرار باشد، بنابراین از معادله (۱۷-۲) ترانساینایی ترانزیستورهای فیدبک $g_{mMf1,2}$ باید کمتر از $\frac{1}{\alpha_f \times R_{out}}$ باشد. این ترانساینایی کوچک با بکار گرفتن ترانزیستورهای کوچک بایاس شده با جریان‌های کوچک حاصل می‌شود. پس در مقایسه با کسکود تا شده ساده توان مصرفی به اندازه ناچیز و قابل اغماضی افزایش می‌یابد.

قابل توجه است که جریان ترانزیستورهای فیدبک مثبت می‌تواند بصورت زیر محاسبه شود :

$$I_{dMf1,f2} \approx \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{gs} - V_{thn})^2 \approx \frac{1}{2} \mu_n C_{ox} \frac{W}{L} ((V_{cm,out} - V_{cas1,2}) - V_{thn})^2 \quad (۲-۱۸)$$

از معادله (۲-۱۸) داریم جریان‌های بایاس ترانزیستورهای فیدبک بوسیله تغییرات ولتاژ مد مشترک خروجی و گره‌های $cas1,2$ تغییر می‌کند که خود می‌تواند توسط تغییرات منبع تغذیه و ولتاژهای مد مشترک ورودی تغییر یابد. به منظور داشتن ماکزیم سوئینگ در گره‌های خروجی ولتاژ مد مشترک گره‌های خروجی با به کارگیری CMFB به $\frac{V_{dd} + V_{thn}}{2}$ تنظیم می‌شود. بنابراین

حداقل ولتاژ مورد نیاز $V_{overdrive}$ برای $M_{f1,f2}$ برابر است با $\frac{V_{dd} + V_{thn}}{2} - V_{overdrive}$ که در

تقویت‌کننده عملیاتی طراحی شده در حدود 0/8 است. بدیهی است که $V_{over\ drive}$ بزرگ اثر تغییرات V_{gs} را بر روی ترانسانایی ترانزیستورهای فیدبک مثبت و بهره DC ساختار تقویت‌کننده عملیاتی کاهش می‌دهد. با این حال بطوری‌که در هر ساختار تفاضلی CMFB استفاده می‌شود تغییرات مد مشترک گره‌های خروجی با به کار گیری CMFB کاهش می‌یابد. بنابراین اثر منبع تغذیه و تغییرات مد مشترک ورودی روی جریان بایاس ترانزیستورهای فیدبک مثبت و بهره DC ساختار تقویت‌کننده عملیاتی را کاهش می‌دهد. تقویت‌کننده عملیاتی پیشنهاد شده در مرجع [۱۲] صفرها و قطب‌های زیادی دارد اما دو قطب و صفر اول در پاسخ فرکانسی تقویت‌کننده عملیاتی مهم هستند. تابع تبدیل تقویت‌کننده عملیاتی عبارت است از:

$$A_{vf}(s) = \frac{A_{vf0}}{\left(1 + \frac{s}{p_{f1}}\right)\left(1 + \frac{s}{p_{f2}}\right)} \quad (۱۹-۲)$$

p_{f1} قطب اول است که در گره خروجی تقویت‌کننده عملیاتی اتفاق می‌افتد و p_{f2} قطب دوم است که در گره کسکود اتفاق می‌افتد. برای محاسبه پاسخ فرکانسی می‌توان نوشت:

$$V_{out} = \frac{R_{out}}{\left(1 + \frac{s}{p_1}\right)} \times \frac{\alpha_f \times (g_{mM1,2} \times V_{in} + g_{mMf1,f2} \times V_{out})}{\left(1 + \frac{s}{p_2}\right)} \quad (۲۰-۲)$$

p_1 قطب اول تقویت‌کننده عملیاتی کسکود تا شده است که در گره خروجی اتفاق می‌افتد و p_2 قطب دوم تقویت‌کننده عملیاتی کسکود تا شده است که در گره کسکود اتفاق می‌افتد.

$$P'_1 = -\frac{1}{R_{out} \times C_{out}}, P'_2 = -\frac{1}{R_{cas} \times C_{cas}} \quad (۲۱-۲)$$

$$R_{out} \approx R_{out1} \parallel R_{out2} \quad (۲۲-۲)$$

$$R_{out1} = g_{mM5,6} \times r_{oM5,6} \times r_{oM3,4} \quad (۲۳-۲)$$

$$R_{out2} = g_{mM7,8} \times r_{oM7,8} \times (r_{oM9,10} \parallel r_{oM1,2} \parallel \frac{1}{g_{mMf1,f2}}) \quad (۲۴-۲)$$

$$C_{out} = C_L + C_{dM5,6} + C_{dM7,8} + C_{gMf1,f2} \quad (۲۵-۲)$$

$$R_{cas} \approx (r_{oM1,2} \parallel r_{oM7,8} \parallel r_{oM9,10} \parallel r_{oMf1,f2}) \parallel \frac{1}{g_{mM7,8}} \parallel \frac{1}{g_{mMf1,f2}} \quad (۲۶-۲)$$

$$C_{cas} = C_{dM1,2} + C_{dM9,10} + C_{sM7,8} + C_{sMf1,f2} \quad (۲۷-۲)$$

همانطور که از معادله (۲-۲۰) ملاحظه می‌شود تابع تبدیل تقویت‌کننده عملیاتی بصورت زیر محاسبه می‌شود:

$$A_{vf}(s) = \frac{\alpha_f \times (g_{mM1,2} \times R_{out})}{(1 + \frac{s}{p_1})(1 + \frac{s}{p_2}) - (\alpha_f \times (g_{mMf1,2} \times R_{out}))} \quad (28-2)$$

از این رو تابع تبدیل نهایی تقویت‌کننده عملیاتی پیشنهاد شده در مرجع [۱۲] بصورت زیر می‌شود:

$$A_{vf}(s) = \frac{\alpha_f \times (g_{mM1,2} \times R_{out})}{k} \frac{1}{(1 + \frac{s}{kp_1})(1 + \frac{s}{p_2})} \quad (29-2)$$

بهره DC تقویت‌کننده عملیاتی بصورت زیر می‌باشد:

$$(2-30)$$

$$A_{vf0} = \frac{\alpha_f \times (g_{mM1,2} \times R_{out})}{k}$$

و از معادله (۲-۱۷) و (۲-۲۷) ملاحظه می‌شود، p_{f1} ، p_{f2} عبارتند از :

$$P_{f1} = k \times P_1 = -\frac{k}{R_{out} \times C_{out}} \quad (32-2)$$

$$P_{f2} = k \times P_2 = -\frac{1}{R_{cas} \times C_{cas}} \quad (33-2)$$

واضح است که قطب دوم تا اندازه زیادی از ترانزیستورهای فیدبک (M_{f1} و M_{f2}) تأثیر نپذیرفته است و قطب اول به p_{f1} کاهش یافته است. $UGBW^1$ برای کسکود تاشده و برای تقویت‌کننده عملیاتی پیشنهادی در مرجع [۱۲] به ترتیب با $W_{\mu1}$ و $W_{\mu2}$ نشان داده می‌شود و برابر هستند با:

$$\omega_{\mu1} = P_1 \times A_{vo} = P_1 \times \alpha \times g_{mM1,2} \times R_{out} = \frac{\alpha \cdot g_{mM1,2}}{C_{out}} \quad (2-33)$$

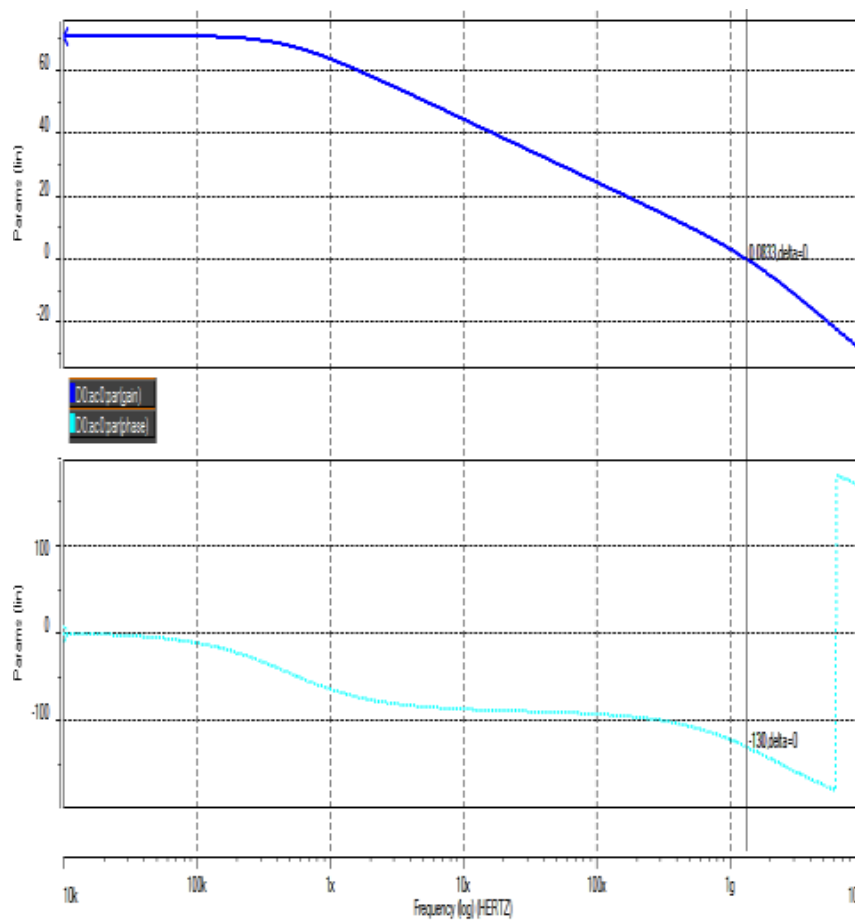
$$\omega_{\mu2} = P_{f1} \times A_{vfo} = k \cdot P_1 \times \frac{\alpha f \cdot g_{mM1,2} \times R_{out}}{k} = \frac{\alpha f \times \omega_{\mu1}}{\alpha} \quad (2-34)$$

⁶ Unity Gain Band Width

همانطور که قبلاً ذکر شد ترانسایتری ترانزیستورهای M_{F1} و M_{F2} خیلی کوچک است. از این رو طبق معادله (۲-۱۲) و (۲-۱۳) α_f به α خیلی نزدیک است. بنابراین پهنای باند بهره واحد برای تقویت‌کننده عملیاتی پیشنهادی

($W_{\mu 2}$) با پهنای باند بهره واحد برای تقویت‌کننده عملیاتی کسکود تا شده ($W_{\mu 1}$) مساوی است. بنابراین سرعت تقویت‌کننده عملیاتی پیشنهاد شده در مرجع [۱۲] در پیکربندی حلقه بسته در مقایسه با کسکود تا شده کاهش نیافته است.

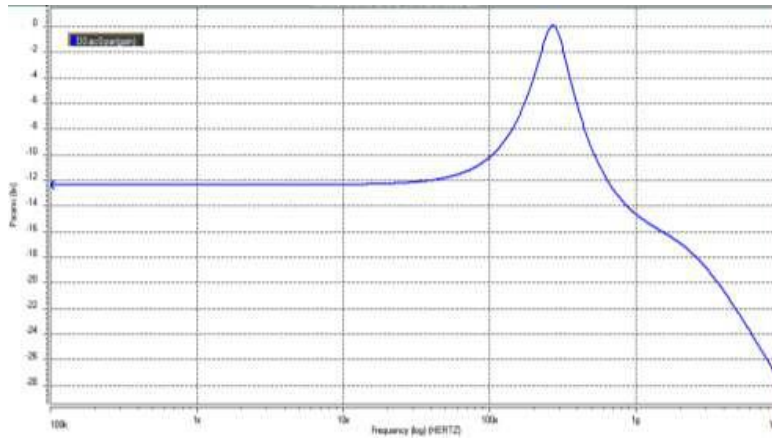
در ساختار کسکود تا شده معمولی ولتاژ خروجی می‌تواند تا $2V_{dssat}$ کاهش یابد که توسط ولتاژ مؤثر ($V_{overdrive}$) ترانزیستورهای کسکود NMOS محدود شده است. اما در تقویت‌کننده عملیاتی پیشنهادی در مرجع [۱۲]، برای عملکرد مناسب ترانزیستورهای فیدبک مثبت ولتاژ خروجی می‌تواند تا $V_{thn} + 2V_{dssat}$ کاهش پیدا کند. در حقیقت وقتی که ولتاژ خروجی در بازه $2V_{dssat} < V_{out} +, - < +2V_{dssat}$ است ترانزیستورهای فیدبک به ناحیه خاموش می‌روند و ساختار مثل یک کسکود تا شده معمولی عمل می‌کند. بنابراین در ساختار پیشنهادی محدوده سوئیچینگ ولتاژ خروجی $V_{dd} - 4V_{dssat} - V_{thn}$ می‌باشد، در حالی که در ساختارهای کسکود تا شده و کسکود تا شده سه تایی، محدوده ولتاژ خروجی به ترتیب $V_{dd} - 4V_{dssat}$ و $V_{dd} - 6V_{dssa}$ می‌باشد و در [۱۲] این بازه توسط ترانزیستورهای فیدبک مثبت (جفت تفاضلی PMOS و منبع جریان) به $V_{dd} - V_{thp} - 5V_{dssat}$ محدود شده است. بنابراین بازه سوئیچینگ خروجی تقویت‌کننده عملیاتی پیشنهادی بزرگتر از [۱۲] و کمتر از کسکود تا شده ساده و تقریباً با ساختار کسکود تا شده سه تایی یکسان است. پاسخ فرکانسی مدار در شکل (۲-۳) نشان داده شده است. در شکل (الف-۲) نمودار اولی نمودار بهره خروجی و نمودار دوم نمودار فاز خروجی است که بصورت لگاریتمی ترسیم شده اند.



شکل (۳-۲) پاسخ فرکانسی مد تفاضلی مدار شکل (۳-۳) در مرجع [۱۲]

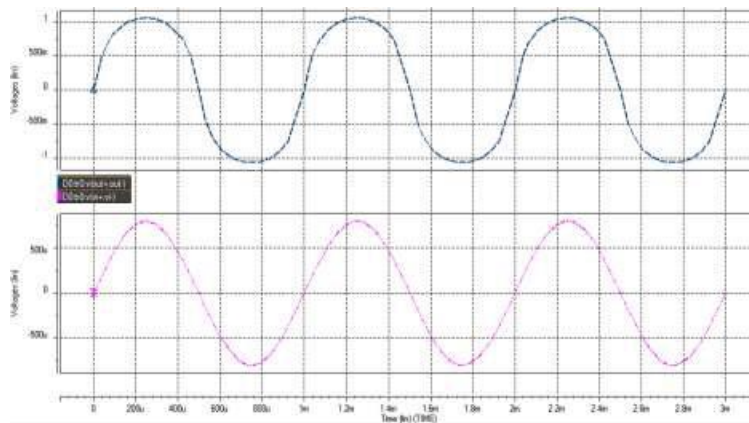
نتایج به دست آمده برای فرکانس بهره واحد، بهره، فرکانس قطع و حد فاز به صورت زیر است:

- بهره DC برابر ۷۰/۷۸ دسیبل
 - فرکانس بهره واحد (جایی که بهره برابر یک می‌شود) برابر ۱/۳۲۲ گیگا هرتز
 - فرکانس قطع -۳db برابر ۴۷۳/۶۶ کیلو هرتز
- پاسخ فرکانسی مدار در حالت مد مشترک در شکل (۲-۴) نشان داده شده است. از این شکل بهره مد مشترک ۱۲/۴- دسی بل مشخص است. با توجه به اینکه CMRR بصورت نسبت A_d / A_c تعریف می‌شود بنابراین این CMRR این تقویت‌کننده برابر ۸۳/۱۸ دسی بل خواهد بود.

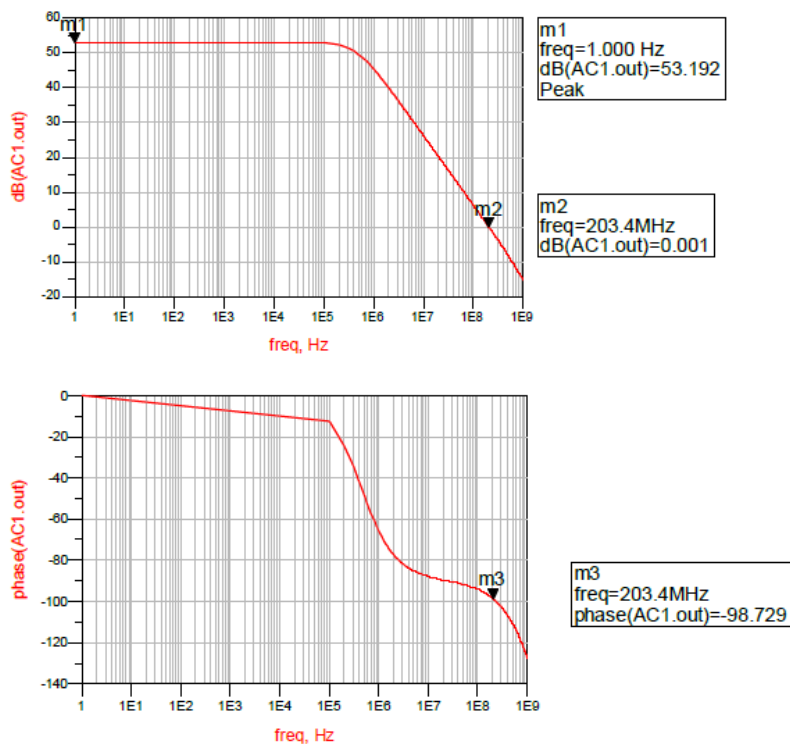


شکل (۴-۲) پاسخ فرکانسی مد مشترک مدار شکل (۳-۳) در مرجع [۱۲]

در شکل (۵-۲) سوئیچگ تفاضلی خروجی تقویت‌کننده شکل (۳-۳) در مرجع [۱۲] نشان داده شده است.



شکل (۵-۲) سوئیچگ تفاضلی ولتاژ خروجی تقویت‌کننده (شکل اول مربوط به خروجی و شکل دوم مربوط به ورودی) [۱۲]



شکل (۶-۲) پاسخ فرکانسی تقویت‌کننده عملیاتی کسکود تا شده معمولی

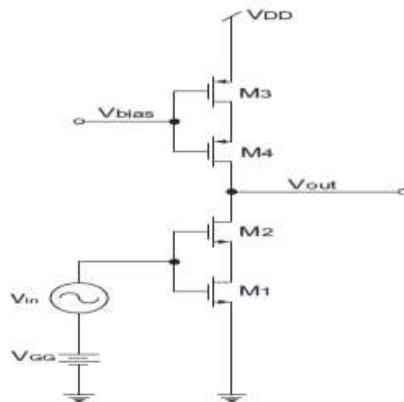
مشخصه‌های آپ امپ شبیه سازی شده در جدول (۱-۲) نشان داده شده است که در یک پروسه CMOS، ۰/۳۵ میکرومتر معمول با بار خازنی یکسان و توان مصرفی یکسان طراحی شده است.

Technology	0.35 μm
Supply Voltage (V)	3.3
DC Gain (dB)	70.78
UGBW (GHz)	1.32
Common-Mode Gain (dB)	-12.4
CMRR (dB)	83.18
3dB frequency (KHz)	473.66
Output Swing (V_{p-p})	> 2
C_L (pF)	0.4
Power Consumption (mW)	9.5

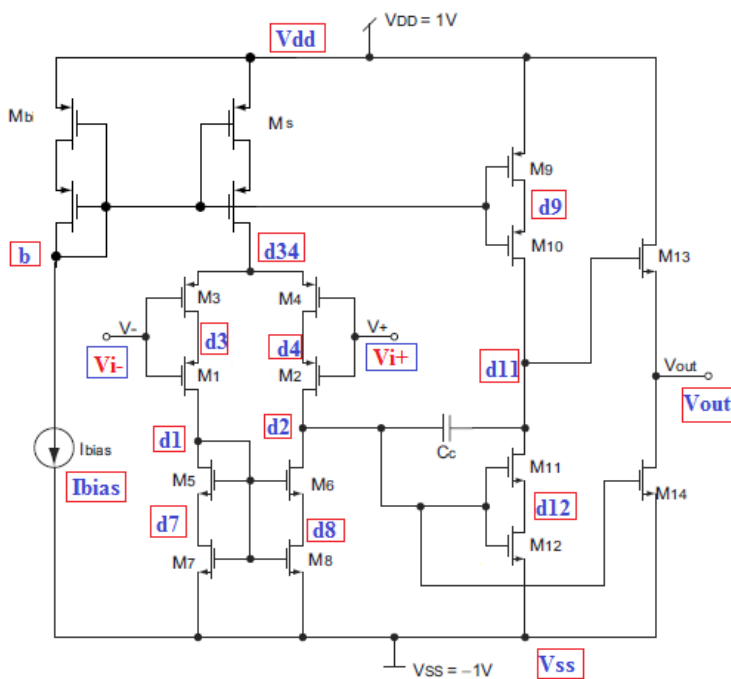
جدول (۱-۲) مشخصات Op-Amp شبیه سازی شده

۳-۲- تقویت‌کننده با بهره بالا و توان پایین با استفاده از طبقات کسکود مرکب

در یک تحقیق اخیر [۱۷ و ۱۸] نشان داده شده که بهره بالا را می‌توان با طبقات کسکود مرکب که در ناحیه وارونگی ضعیف کار می‌کنند فراهم نمود و استفاده از این طبق برای اولین طبقه تفاضلی یک تقویت‌کننده CMOS پیشنهاد شده است. نسبت ابعاد بگونه‌ای انتخاب شده‌اند تا ترانزیستور M2 در ناحیه زیر آستانه کار کند در حالی‌که ترانزیستور M1 در ناحیه وارونگی متوسط یا شدید عمل می‌کند. هر دوی این ترانزیستورها در ناحیه فعال هستند. در شکل (۲-۸) طبقه بهره کسکود مرکب تک سر نشان داده شده است. جریان درین زیر آستانه ترانزیستور M2، مقاومت خروجی بزرگی ایجاد نموده که این مقاومت بزرگ سبب می‌شود بهره و لتاژ افزایش یابد. ترانزیستورهای M3 و M4 بار کسکود مرکب را برای این ترانزیستور فراهم می‌کنند در عین حال که یک مقاومت خروجی بالایی را از خود نشان می‌دهند و مدار این تقویت‌کننده در شکل (۲-۹) نشان داده شده است. ساختار این تقویت‌کننده [۱۹] نشان می‌دهد بهره کافی را می‌توان با طبقات کسکود مرکب CMOS بدست آورد.



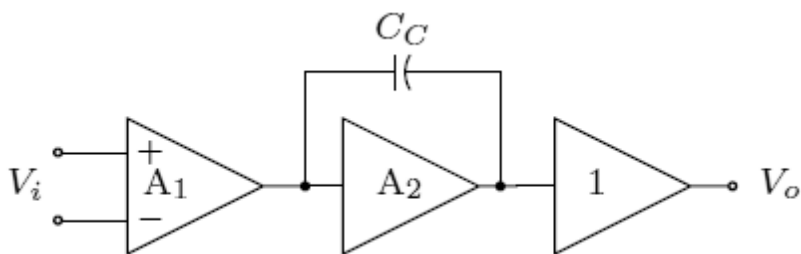
شکل (۲-۷) طبقه بهره کسکود مرکب تک سر [۱۹]



شکل (۸-۲) تقویت‌کننده عملیاتی کسکود مرکب [۱۹]

۱-۳-۲- روند طراحی و شبیه سازی

اگر مدار شکل (۸-۲) را بصورت بلوک دیاگرام نشان دهیم این تقویت‌کننده دو طبقه بصورت (۲-۹) خواهد بود.



شکل (۹-۲) بلوک دیاگرام یک تقویت‌کننده دو طبقه

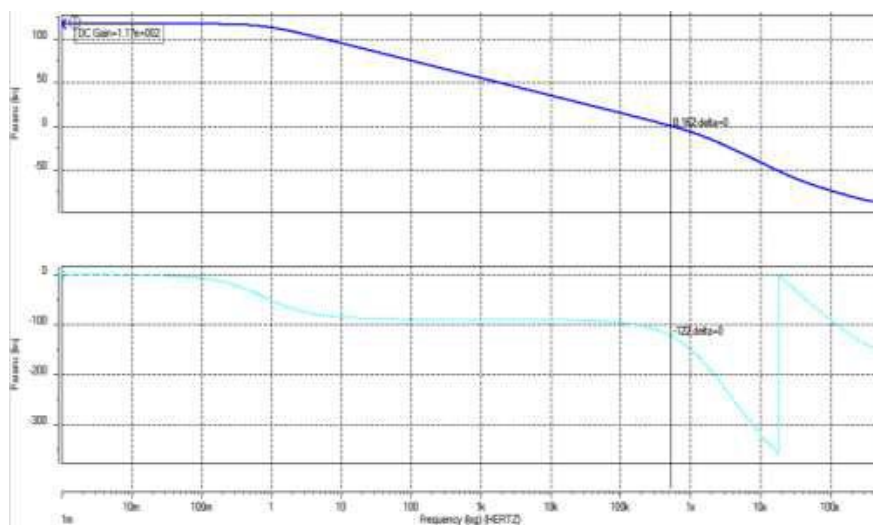
مطابق بلوک دیاگرام شکل (۹-۲) این تقویت‌کننده دو طبقه از چهار قسمت اصلی تشکیل یافته است. اجزاء سازنده تقویت‌کننده عبارتند از یک تقویت‌کننده تفاضلی در ورودی، مدار بهره دوم، مدار بافر و مدار جبران ساز. تقویت‌کننده تفاضلی در ورودی سهم بیشتری از بهره کل تقویت‌کننده

را بر عهده می‌گیرد تا عملکرد نويز و آفست را بهبود ببخشد. برای داشتن ماکزیم سوئینگ در خروجی طبقه دوم معمولاً بصورت یک طبقه سورس مشترک ساده استفاده می‌شود. مدار جبران ساز نیز به منظور پایدار کردن استفاده می‌گردد. از طبقه بافر نیز برای درایو نمودن بارهای بزرگ استفاده می‌شود و می‌توان بهره ای بین ۱ تا ۱۰ دسی بل داشته باشد. ترانزیستورهای M1,M2,M3,M4,M5,M6,M7,M7,M8 طبقه اول تقویت‌کننده را تشکیل می‌دهند. ترانزیستورهای M1,M2,M3,M4 زوج تفاضلی هستند ترانزیستورهای M5,M6,M7,M8 به عنوان بار برای ترانزیستورهای زوج تفاضلی استفاده شده اند و عمل تبدیل سیگنال تفاضلی به تک سر در این طبقه توسط ترانزیستورهای آینه جریان M5,M6,M7,M8 انجام می‌گیرد. ترانزیستورهای M9,M10,M11,M12 در کنار هم نقش تقویت‌کننده سورس مشترک را دارند و در کنار هم طبقه دوم تقویت‌کننده را تشکیل می‌دهند. ترانزیستورهای Mb و Ms نقش منبع جریان و ترانزیستورهای M13 و M14 نیز نقش بافر را برای مدار تقویت‌کننده ایفا می‌کنند و نقش خازن Cc هم به منظور جبران سازی استفاده شده است. مقدار جریان بایاس را ۳/۶۵ میکرو آمپر در نظر گرفته می‌شود. جریان گذرنده از ترانزیستور MS را نیز با مقدار جریان بایاس برابر در نظر گرفته می‌شود. برای طبقه دوم نیز جریان گذرنده را ۱/۵۳ میکروآمپر در نظر گرفته می‌شود. برای طبقه بافر نیز ۵۰ میکرو آمپر اختیار می‌شود.

پاسخ فرکانسی مدار تقویت‌کننده عملیاتی کسکود مرکب در شکل (۲-۱۰) نشان داده شده است.

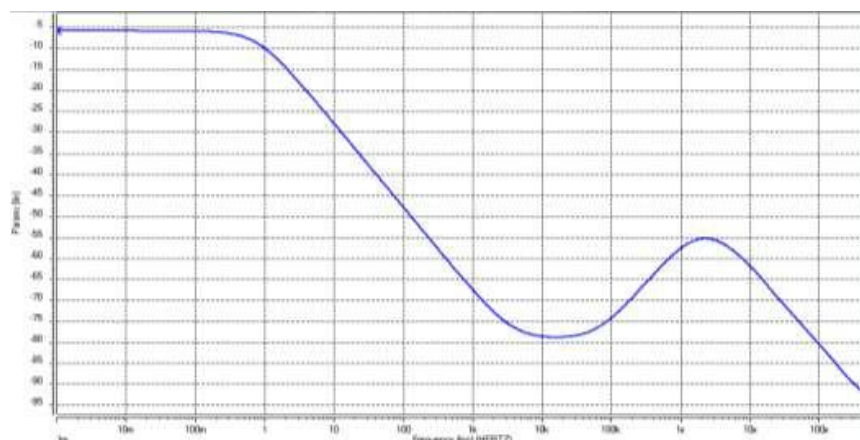
در شکل (۲-۱۲) نمودار بهره خروجی و نمودار فاز خروجی بصورت لگاریتمی ترسیم شده‌اند.

از این شکل بهه ۱۱۶/۸۳ دسی بل برای فرکانس‌های نزدیک به صفر، فرکانس بهره واحد ۵۱۹/۲۸ کیلو هرتز (در جایی که بهره به مقدار صفر دسی بل می‌رسد) و حد فاز ۵۷ درجه (از محل تلاقی فرکانس بهره واحد و نمودار فاز) مشخص است.



شکل (۱۰-۲) پاسخ فرکانسی مدار تقویت‌کننده عملیاتی کسکود مرکب [۱۹]

پاسخ فرکانسی مد مشترک تقویت‌کننده عملیاتی کسکود مرکب در شکل (۱۳-۲) نشان داده شده است. بهره $5/78$ - دسی بل برای مد مشترک از شکل مشخص است. با توجه به اینکه بهره مد تفاضلی $116/83$ دسی بل و بهره مد مشترک برابر $5/78$ -دسی بل است، CMRR برابر $122/61$ دسی بل خواهد شد.



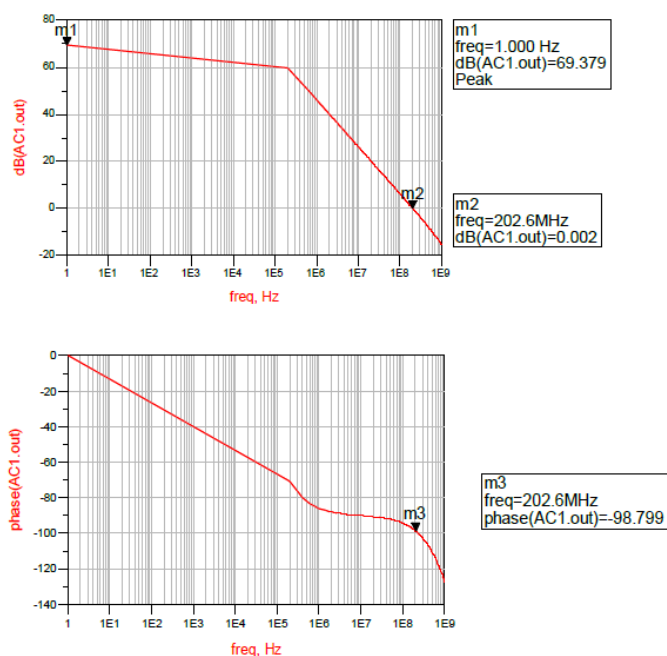
شکل (۱۱-۲) پاسخ فرکانسی مدار تقویت‌کننده عملیاتی کسکود مرکب برای بهره مد

مشترک [۱۹]

نتایج شبیه سازی تقویت‌کننده عملیاتی کسکود مرکب در جدول (۲-۲) بطور خلاصه آورده شده است.

Technology	0.35 μm
Supply Voltage (V)	± 1.0
A_{DM0} (dB)	~ 117
A_{CM0} (dB)	-6
Unity gain frequency (KHz)	~ 519
Phase Margin (deg.)	57
C_L (pF)	100
R_L (k Ω)	1
C_c (pF)	1.4
Power (μW)	103

جدول (۲-۲) نتایج شبیه سازی تقویت کننده عملیاتی کسکود مرکب



شکل (۱۲-۲) پاسخ فرکانسی تقویت کننده عملیاتی مدار پیشنهادی [۱۹]

۲-۴- تاریخچه و تحقیقات کلی در زمینه تقویت کننده های عملیاتی

فناوری CMOS نخستین بار توسط لاینفیلد در اوایل سال ۱۹۲۵ به کار گرفته شد که بعدها با نام MOS اثر میدان شناخته شد. سپس نسخه بهبود یافته ای شبیه به فناوری CMOS موجود در سال

۱۹۳۵ توسط اسکار هیل پیشنهاد شد. بعد از آن در سال ۱۹۷۰ تنها دو اختراع به کمک فناوری CMOS توسط ویمر و ونس برای کاربردهای تجاری مورد استفاده قرار گرفت. پیش از این، پیاده سازی‌های ممکن به شکل فناوری ترانزیستوری با لایه نازک بودند، در حالی که فناوری اخیر بر پایه مفهوم CMOS استوار بود. همچنین در ۱۵ سال گذشته، پیشرفتهای سریعی در حوزه میکروالکترونیک پدید آمده است. تعداد ترانزیستورهای مدار ریز تراشه‌ای به اندازه، از ۱۰ به بیش از چند صد میلیون رسیده و بدین ترتیب توان تراشه رقابتی را با تصور بشر آغاز کرده است [۲۰]. همچنین فناوری CMOS به طور گسترده‌ای به عنوان مطلوب‌ترین تکنولوژی برای پیاده‌سازی مدارهای مجتمع به رسمیت شناخته شده است [۲۱]. طبقه ورودی آپ امپ‌ها به صورت تفاضلی است که با ترانزیستورهای دو قطبی یا انواع ترانزیستورهای اثر میدان ساخته می‌شوند. طبقه تفاضلی ورودی بر حسب نوع ساخت و ویژگی‌های آن ممکن است بار فعال از نوع آینه‌های جریان یا بار مقاومتی داشته باشند. چون بهره تقویت‌کننده تفاضلی اولیه نمی‌تواند خیلی زیاد باشد، از طبقات کسکود یا تفاضلی‌های دیگر برای افزایش بهره ولتاژی استفاده می‌شود. تمام طبقات به صورت کوپلاژ مستقیم به یکدیگر وصل شده‌اند و از خازن‌های کوپلاژ و یا بای پس استفاده نمی‌شود. بنابراین آپ امپ‌ها توانایی تقویت سیگنال‌های از فرکانس صفر را دارند [۲۲]. امروزه در بسیاری از کاربردهای مدارات مجتمع، نیاز به تقویت‌کننده‌ای با بهره بالا، GBW عریض و همچنین سوئینگ سیگنال خروجی بزرگ است. روش‌های مرسوم مانند کسکود کردن و گین بوستینگ که به جهت افزایش بهره در تقویت‌کننده‌های یک طبقه پیشنهاد شدند باعث کاهش سوئینگ خروجی خواهند شد [۲۳]. در نتیجه هرچا نیاز به بهره بالا و سوئینگ خروجی بزرگ باشد، راهکار استفاده از تقویت‌کننده‌های دو طبقه، سه طبقه و چند طبقه می‌باشد [۲۹] ایزدی و همکاران [۳۰] در مقاله خود که موضوع آن طراحی یک تقویت‌کننده عملیاتی با بهره‌ی بالا بر مبنای فیدبک مثبت در تکنولوژی CMOS 0.18um می‌باشد نوشته‌اند که یک قسمت مهم در طراحی مدارهای مجتمع آنالوگ، طراحی و ساخت جریان‌ها ولتاژهای مرجع با مقادیر خوبی تعریف شده می‌باشد، برای اینکه این کار، بر روی تراشه و به صورت مجتمع انجام می‌شود معمولاً از مدارهای مرجعی استفاده می‌شود که مدارهای مرجع گاف انرژی نامیده می‌شود؛ در نهایت به این نتیجه رسیده شد که این مدارها نیاز به تقویت‌کننده‌های عملیاتی با بهره‌ی بالا دارند تا بتوانند تغییرات دمایی بسیار پایینی داشته باشند. دلاور و علیزاده [۳۱] در مقاله خود با عنوان

طراحی و شبیه سازی یک تقویت کننده ترانسایبلی خط تا خط ولتاژ کم و بهره بالا نشان داده اند که تقویت کننده ترانسایبلی دو طبقه طراحی شده، دارای پهنای باند بهره واحد $7/1$ مگاهرتز می باشد که به ازای بهره 62 دسی بل دریافت می شود. ولتاژ منبع تغذیه آن $1/5$ ولت است و توان مصرفی در این مدار در حدود 351 میکرووات می باشد که در مقایسه با کارهای مشابه کاهش یافته است. CMRR برای این مدار $79/5$ دسی بل، همچنین حاشیه فاز در حدود 51 درجه است که باعث می شود مدار پایداری خوبی داشته باشد. حسینی و یوسف وند [32]: در مقاله خود با عنوان طراحی و شبیه سازی تقویت کننده عملیاتی بهره بالا با استفاده از تکنیک Gain Boosting آورده اند که به دلیل ترانسایبلی ذاتی کمتر افزاره های CMOS و همچنین کاهش بهره به دلیل اثرات کانال کوتاه در فرآیندهای CMOS زیر میکرون، طرح های افزایش بهره در مراجع و مقالات گزارش شدند، تا بهره را افزایش دهند؛ این روش های افزایش بهره اغلب ساختارهای مدار پیچیده ای داشته و ولتاژهای تغذیه بالاتری نیاز دارند و ممکن است که سوئینگ ولتاژ خروجی را محدود کنند. به این نتیجه رسیده شد که یکی از مشخصات مورد توجه در این تقویت کننده ها مشخصات فرکانسی آنها است، که در کارایی مدارهای ساخته شده توسط آن بسیار موثر است. ساندهو و بالا [33] در مقاله خود با عنوان طراحی تقویت کننده عملیاتی با ولتاژ پایین و قدرت کم نشان داده است که تکنولوژی مناسب برای منبع تغذیه $0/5$ ولتی توسعه داده شده است، و چند مدار دیجیتال و آنالوگ با قدرت بسیار کم به عنوان نمونه داده شده اند، که شامل تقویت کننده عملیاتی جدید هستند در نهایت ثابت کرده اند که قادر به انجام عملیات در کمتر از نیم ولت است. پاتل و شاه [34] در مقاله خود با عنوان طراحی تقویت کننده عملیاتی CMOS دو مرحله ای توان پایین آورده اند تقویت کننده عملیاتی که طراحی کردند، فرکانس بهره واحد 8 مگاهرتز، بهره 70 دسی بل با 75 درجه حاشیه فاز و توان مصرفی $19/5$ میکرو وات را نشان داد. نتایج شبیه سازی در یک فرآیند CMOS 0.18 میکرومتری شرکت تولید نیمه هادی تایوان از یک منبع تغذیه $1/8$ ولت، نشان می دهد که طراحی دارای بهره 70 دسی بل است. کاور و همکاران [35] در مقاله خود با عنوان طرح های بهینه تقویت کننده عملیاتی کاربر خاص آورده اند که طراحی مدار آنالوگ با کارایی بالا نیازمند صنعت امروز است. تقویت کننده عملیاتی شایع ترین سازه اکثر سیستم های الکترونیکی است. تکنولوژی MOSFET کاربرد خود را در تقریباً هر زمینه ای پیدا کرده است. محققان به طور مداوم تلاش می کنند تا مدارهایی با تکنولوژی CMOS را شکل دهند که مصرف توان فوق العاده

کم به جای توان بالا استفاده شود [۳۶]. به منظور افزایش دادن بهره طبقه CMOS، می‌توان ترانسانایی طبقه و یا مقاومت خروجی دیده شده توسط طبقه را افزایش داد. مقاومت خروجی متناسب با کاهش جریان افزایش می‌یابد اما ترانسانایی بصورت ریشه دوم از افزایش جریان افزایش می‌یابد. از نظر توان کار آمد است تا مقاومت خروجی را با کم کردن جریان بایاس افزایش دهیم. ساختار کسکود به طور وسیع در طرح‌های افزایش بهره تقویت‌کننده‌های عملیاتی استفاده شده است [۳۷]. به منظور غلبه بر محدودیت ولتاژ مد مشترک ورودی و امکان بهبود دادن سوئینگ خروجی ساختار کسکود معمولی ساختاری به نام کسکود تا شده را می‌توان بکار برد [۳۸ و ۳۹]. محبوبیت یک کسکود تا شده با اینکه توان بالایی مصرف می‌کند و به طراحی پیچیده‌تری نیاز دارد ناشی از سطح مد مشترک ورودی انعطاف پذیر آن و امکان اتصال ورودی و خروجی آن به همدیگر می‌باشد [۱۵].

فصل سوم

معرفی مدار شبیه سازی شده

امپلی فایر کسکود تاییده

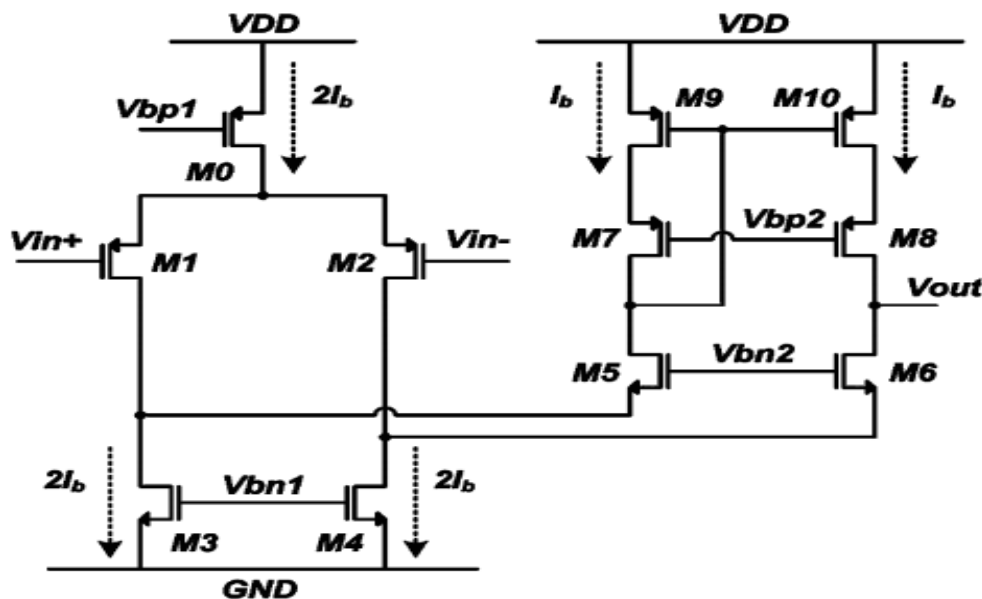
بازچرخشی:

بهبود عمومی امپلی فایر کسکود

تاییده

بهبود و پیشرفت فناوری‌های CMOS زمینه را برای بازار رو به رشد موبایل و دستگاه‌های الکترونیک قابل حمل و دستی هموار کرده است. این رشد ناشی از یکپارچه‌سازی پیوسته آنالوگ پیچیده و بلوک‌های اساسی دیجیتال بر روی تراشه، موجب شده است تا سطح سیلیکون و مصرف توان به دو بعد ارزشمند یک طراحی تبدیل شود. امپلی‌فایر ترانسانایی عملیاتی OTA یک جزء اساسی آنالوگ اساسی بوده و برای بسیاری از زمینه‌ها، بزرگ‌ترین مصرف کننده توان است. اخیراً، یکی از معماری‌های رایج مورد استفاده، امپلی‌فایر کسکود تابیده به دلیل نرخ بهره بالا و نوسان سیگنال بالا در فرآیندهای CMOS ولتاژ پایین حال و آینده بوده است. به علاوه، FC ورودی PMOS به یک گزینه مهم و اصلی نسبت به NMOS به دلیل قطب‌های غیر بالغ بالاتر، نویز لرزشی پایین‌تر و سطح مود ورودی تبدیل شده است. مورد دوم امکان سویچینگ ورودی را با استفاده از یک ترانزیستور NMOS در خازن سویچ شونده می‌دهد [۳۹] و [۴۰].

کارهای قبلی برای بهبود عملکرد FC از طرح‌های چند مسیره [۴۱] و [۴۲]، استفاده کرده‌اند. طرح چند مسیره دیگر [۴۳]. برای سه‌آینه جریان OTA برای بهبود امپدانس خروجی و نرخ تغییرات و شبیه‌سازی عملیات AB کلاس استفاده شده است. با این حال، آن‌ها برای کاربردهای پر سرعت برای انتقال OTA دارای جفت قطب صفر با فرکانس پایین بوده است. با این وجود [۴۱-۴۴] پایه و اساس اصلاحات پیشنهادی برای امپلی‌فایر FC ارائه شده در بخش ۲-۳ محسوب می‌شود.

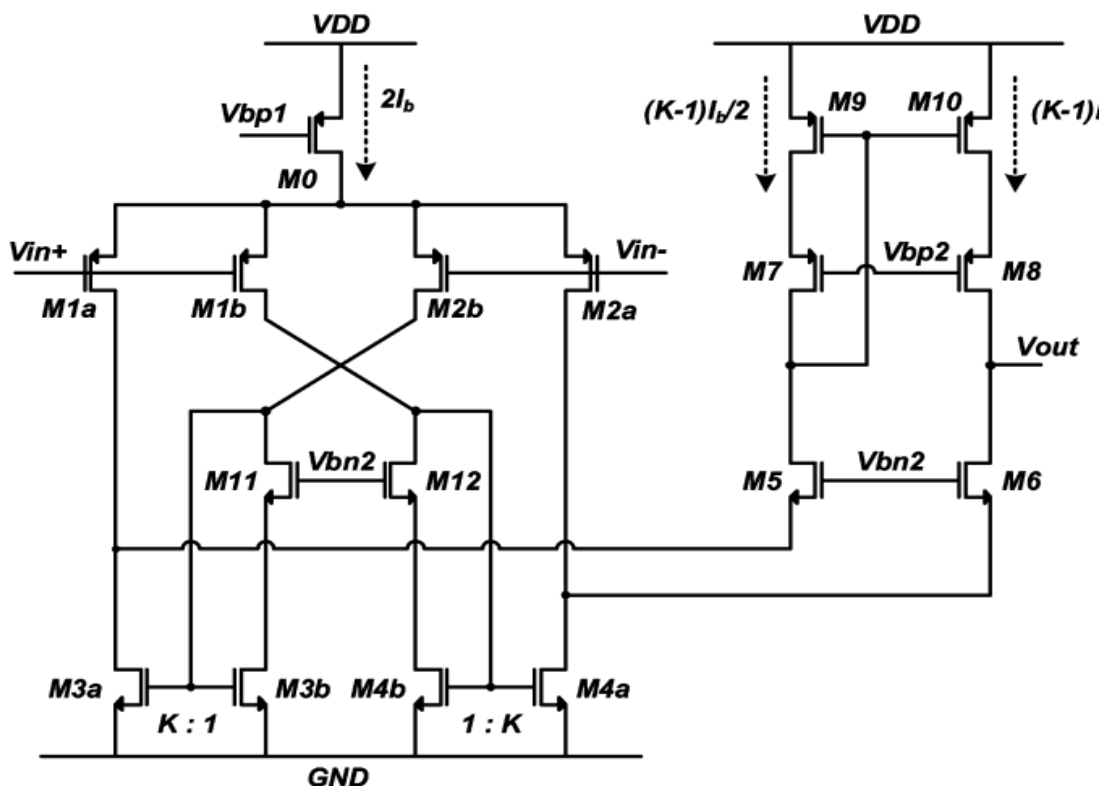


شکل (۳-۱): امپلی فایر کسکود تابیده سنتی

۳-۲- امپلی فایر FC پیشنهادی

FC سنتی در شکل ۳-۱ نشان داده شده است. توجه کنید که چگونه ترانزیستورهای $M3-M4$ ، جریان را انتقال می‌دهد و در بسیاری از طرح‌ها دارای بزرگ‌ترین ترانسسانیایی است. با این حال، نقش آن‌ها تنها محدود به ارایه یک گره تابیده برای جریان سیگنال تولید شده توسط درایورهای ورودی ($M1-M2$) می‌باشد.

برای حل این ناکارآمدی، یک FC اصلاح شده در شکل ۳-۲ ارایه شده است. اصطلاحات پیشنهادی شامل استفاده از $M3-M4$ به عنوان ترانزیستورهای محرک می‌باشد [۴۵]. اول، درایورهای ورودی، $M1-M2$ به دو نیم برای تولید ترانزیستورهای $M1a-M1b-M2a-M2b$ تقسیم می‌شوند که قادر به انتقال جریان‌های ثابت و معادل $I_b/2$ می‌باشد. سپس، $m3-m4$ تشکیل جریان معکوس $M3a:M3b$ و $M4a:M4b$ با نسبت $K:1$ تقسیم می‌شود. اتصال عرضی جریان معکوس موجب اطمینان از جریان‌های سیگنال کوچک افزوده در منابع $M5-M6$ می‌شود. در نهایت، $M11-M12$ دارای اندازه مشابه با $M5-M6$ می‌باشد و افزودن آن‌ها به حفظ پتانسیل تخلیه $M3a:M3b$ و $M4a:M4b$ معادل برای تطبیق بهتر کمک می‌کند.



شکل (۲-۳): امپلی فایر کسکود تابیده بازچرخشی

ما FC اصلاح شده را به عنوان کسکود تابیده بازچرخشی در نظر می‌گیریم که به معنی استفاده مجدد یا بازچرخش جریان‌ها برای انجام کارهای اضافی است.

۳-۳- ویژگی‌های RFC (امپلی فایر کسکود تابیده بازچرخشی)

اصلاحات ارایه شده در بخش ۲-۳، ویژگی‌های پیشرفته‌ای را برای RFC نسبت به FC می‌دهد. به منظور کمی‌سازی و سنجش این پیشرفت‌ها، همه دستگاه‌ها در یک منطقه اشباع بر اساس مدل جریان ساده عمل می‌کنند،

$$(۱-۳)$$

$$I_D = \frac{1}{2} \mu C_{ox} \frac{W}{L} (V_{GS} - V_T)^2$$

از این رو، علایم و نماد شامل سیالیت حامل، اکسید گیت در واحد سطح، نسبت عرضی دستگاه، ولتاژ گیت سورس و ولتاژ آستانه می‌باشند. همچنین بهره جریان K نشان داده شده در شکل ۲-۳

معادل با ۳ انتخاب می‌شود. این مصرف توان یکسان را برای هر دو FC و RFC نشان داده شده در شکل‌های ۱-۳ و ۲-۳ حفظ می‌کند. با این حال به یاد داشته باشید که جریان عبوری از-M5 M10 اکنون تابعی از K است که به ازای $K \neq 3$ ، M5-M10 بایستی برای حفظ سطح توان معادل- و ارونوگی و سطح FC در $K=3$ مقیاس بندی شود.

تحلیل‌های ارائه شده در بخش‌های ۳-۳ برای ب امپلی‌فایرهای دیفرانسیلی و تک سر معتبر هستند. با این وجود در صورت لزوم، اطلاعات در زمینه پیاده سازی دیفرانسیلی ارائه خواهد شد.

۱-۳-۳- ترانسایبی سیگنال کوچک

ما در ابتدا به بررسی ترانسایبی امپلی‌فایر Gm با یافتن جریان اتصال کوتاه در خروجی با توجه به ورودی می‌پردازیم. نتایج RFC و FC بر طبق معادلات (۲-۳) و (۳-۳) هستند.

$$Gm_{RFC} = gm_{1a}(1 + K) \quad (۲-۳)$$

$$(۳-۳)$$

$$Gm_{Fc} = gm_1$$

با در نظر گرفتن این که M1 دو برابر اندازه M1a جریان انتقال می‌دهد ($gm_1 = 2gm_{1a}$) و جایگزینی مقدار k، ترانسایبی RFC دو برابر FC، توان مصرف می‌کند. این نشان می‌دهد که RFC دارای پهنای باند دو برابر FC برای یک توان بوده و در نتیجه دو برابر سرعت است.

۲-۳-۳- بهره فرکانس پایین

بهره فرکانس پایین OTA به صورت حاصل ترانسایبی سیگنال کوچک Gm و امپدانس خروجی فرکانس پایین Ro بیان می‌شود. $Gm_{RFC} = Gm_{mFC}$ منجر به بهره انرژی ۶ دسیبلی برای امپدانس خروجی یکسان می‌شود با این حال، Ro_{RFC} نیز نسبت به Ro_{FC} بهبود می‌یابد. معادله Ro_{RFC} و Ro_{FC} به ترتیب با معادله (۳-۴) و (۳-۵) نشان داده می‌شود:

$$(۳-۴)$$

$$Ro_{RFC} \cong gm_6 r_{ds6} (r_{ds2a} \parallel r_{ds4a}) \parallel gm_8 r_{ds8} r_{ds10}$$

(۵-۳)

$$Ro_{FC} \cong gm_6 r_{ds6} (r_{ds2} \parallel r_{ds4}) \parallel gm_8 r_{ds8} r_{ds10}$$

بهره انرژی دیده شده در Ro_{RFC} به افزایش r_{ds} m2a-m4a نسبت داده می‌شود که حامل جریان کمتری از M2-M4 است. از این روی بهبود بهره فرکانس پایین ۱۰-۸ دسیبل را می‌توان در RFC در مقایسه با FC مشاهده کرد.

این بهره دارای دو مزیت اساسی است. اولاً، خطاهای استاتیک به دلیل افزایش بهره کاهش می‌یابد. ثانیاً، عملکرد نسبت رد عرضه توان (PSRR) RFC نسبت به FC بهبود می‌یابد. PSRR به عنوان بهره نویز توان تزریقی با توجه به بهره سیگنال ورودی تعریف می‌شود. هر دو RFC-FC دارای بهره نویز مشابه است با این حال بهره حلقه RFC بیشتر بوده و از این روی عملکرد PSRR بهتر است. به علاوه RFC GBV موجب افزایش PSRR در مقایسه با فرکانس‌های بالاتر از FC می‌شود.

۳-۳-۳: نرخ تغییر ولتاژ

نرخ تغییر ولتاژ یک بعد طراحی مهم می‌باشد که مستقیماً به زمان استقرار امپلی فایر افزوده می‌شود. با فرض بار خروجی خازن CL و سیگنال بزرگ مشاهده شده در ورودی‌های RFC می‌باشد، نرخ تغییر ولتاژ را می‌توان به صورت زیر نوشت:

فرض کنید V_{in+} بالا باشد و از این روی $M1_a$ و $M1_b$ قطع شوند و این موجب قطع شدن $M4B-M4A$ می‌شود. در نتیجه ولتاژ درین $M4a$ افزایش یافته و $M6$ قطع می‌شود، در حالی که $M2a$ وارد تریود عمیق می‌شود. این عمل موجب انتقال جریان $2I_B$ به $M2b$ شده و با ضریب $K(M3b:M3a)$ به $m5$ تبدیل می‌شود. در صورتی که مقاومت پارازیتی را در درین $M0$ در نظر بگیریم و مراحل مشتق را با فرض پایین بودن V_{in+} دنبال کنیم، نتیجه، نرخ تغییر ولتاژ متقارن در معادله (۶-۳) است. مشتقات مشابه برای FC منجر به (۷-۳) می‌شود.

(۶-۳)

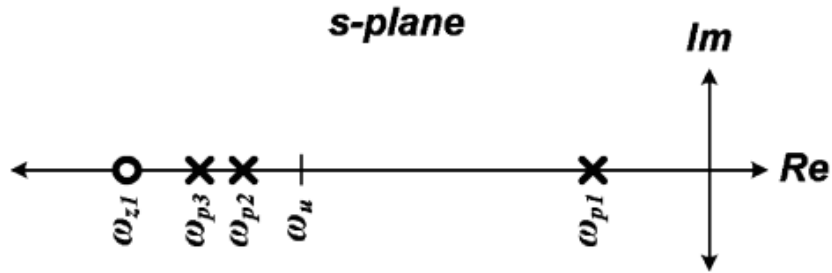
$$SR_{RFC} = \frac{2KI_B}{C_L}$$

$$SRFC = \frac{2I_B}{C_L} \quad (7-3)$$

با بررسی (۶-۳) و (۷-۳)، و جایگزینی مقدار K ، نرخ نوسان ولتاژ RFC سه برابر FC با مصرف برق یکسان افزایش می‌یابد. با اینحال این یک محدودیت نظری است. در طراحی واقع، دستگاه‌ها برای قطع انتقال جریان و کاهش رسیدن به مقدار خروجی استفاده می‌شوند. به علاوه صحت معکوس شدن جریان برای همه تغییرات کاهش می‌یابد با این وجود، تعیین اندازه و بایاس مناسب دستگاه موجب می‌شود تا بهبود نرخ تغییر ولتاژ بزرگ‌تر از ۲ به صورت $K=3$ باشد. تقارن نرخ تغییر ولتاژ در پیاده‌سازی تک انتهای با آینه جریان M9:M10 توصیف می‌شود. در پیاده‌سازی دیفرانسیل، M9 و M10 با مدار بازخورد مشترک کنترل می‌شود و بر اساس تحلیل این سناریو، به نظر می‌رسد که خروجی‌های دیفرانسیل به طور غیر متقارن تخلیه یا باردار می‌شود. این در واقع همیشه صادق است با این حال عدم تقارن سریعاً به خطای عادی تبدیل می‌شود و مدار CMFB برای توازن نرخ تخلیه و باردهی خروجی متمایز استفاده می‌شود. به این ترتیب پهنای باند و بهره حلقه CMFB بایستی دقیقاً در زمان استفاده از RFC در پیاده‌سازی دیفرانسیل در نظر گرفته شود.

۳-۳-۴- حاشیه فاز

حاشیه فاز به صورت شاخص خوب برای پاسخ گذرا یک امپلی فایر در نظر گرفته شده و با قطب‌ها و صفرهای تابع انتقال امپلی فایر تعیین می‌شود. در مقایسه با FC، RFC دارای یک قطب غالب ω_{p1} می‌باشد که با امپدانس خروجی بار خازنی تعیین می‌شود و قطب غیر غالب ω_{p2} با پارازیت‌ها در منبع M5/M6 تعیین می‌شود. به علاوه، RFC دارای یک جفت قطب- صفر، $\omega_{z1} (= (K+1)\omega_{p3})$ و ω_{p3} مرتبط با آینه جریان M3a:M3b و M4a:M4 است. با این حال جفت قطب- صفر با دستگاه NMOS، میزان فرکانس افزایش می‌یابد.



شکل (۳-۳): موقعیت قطب- صفر RFC در دامنه S

این موضوع در شکل (۳-۳) نشان داده شده است و همه قطب‌ها و صفرهای غیر غالب فراتر از فرکانس واحد برای حاشیه فازی خوب و پایداری خوب است. هم چنین موقعیت ω_{p2} و ω_{p3} بسته به نوع طراحی مبادله می‌شود. انتخاب K نقش مهمی در تعیین حاشیه فازی RFC ایفا می‌کند و از اینرو انتخاب K با کاربرد امپلی فایر محدود می‌شود. برای سرعت بالای K انتخاب شده $\omega_{p3} > 3\omega_{\mu}$ ، مرز بالای K به صورت (۸-۳) توصیف می‌شود:

(۸-۳)

$$\omega_{p3} > 3\omega_{\mu} \Rightarrow K < \sqrt{\frac{gm_{3b}C_L}{3gm_{1a}Cgs_{3b}}} - 1$$

یک دامنه منطقی برای مقادیر K که موجب کاهش فازی می‌شود ۲-۴ است.

۳-۳-۵- نویز

در بسیاری از زمینه‌ها، نظیر امپلی فایرها، مبدل‌های داده و فیلترهای زمان پیوسته، نویز می‌تواند یک عامل محدود کننده باشد. حداقل توان جریان نویز مشاهده شده در خروجی MOSFET، به صورت (۹-۳) بیان می‌شود:

(۹-۳)

$$\bar{i}_o^2 = [4k_B T \gamma gm + \frac{K_F I_D}{Cox L^2 f}] \Delta f$$

در اینجا جملات اول و دوم به ترتیب بیانگر میزان نویز حرارتی و نوسانی است. معادله (۹-۳) یک شکل ساده از سایر مدل‌های پیچیده است [۴۶-۴۷] است. برای مقایسه، مولفه‌های این دو نویز

برای کاهش انسداد بررسی می‌شوند. بر اساس روش ارائه شده در منبع [۴۸]، نویز حرارتی RFC و FC را می‌توان به صورت (۳-۱۰) و (۳-۱۱) بیان کرد:

(۳-۱۰)

$$\bar{v}_{iT,RFC}^2 = \frac{8k_B T_\gamma}{gm_{1a}(1+K)} \cdot \left[\frac{(1+K^2)}{(1+K)} + \frac{gm_{3a}}{gm_{1a}} + \frac{1}{(1+K)} \frac{gm_9}{gm_{1a}} \right] \Delta f$$

(۳-۱۱)

$$\bar{v}_{iT,FC}^2 = \frac{8k_B T_\gamma}{gm_1} \left[1 + \frac{gm_3}{gm_1} + \frac{gm_9}{gm_1} \right] \Delta f$$

با جایگزینی gm_{1a} از gm_3, gm_1 و مقدار K ، می‌توان نوشت:

(۳-۱۲)

$$\bar{v}_{iT,RFC}^2 = \frac{8k_B T_\gamma}{gm_1} \left[\frac{5}{4} + \frac{3}{4} \frac{gm_3}{gm_1} + \frac{1}{4} \frac{gm_9}{gm_1} \right] \Delta f$$

معادلات نویز نوسانی RFC و FC با (۳-۱۳) و (۳-۱۴) بیان می‌شوند:

(۳-۱۳)

$$\bar{v}_{iT,RFC}^2 = \frac{K_{FP}}{\mu_P C_{ox}^2 W_{1a} L_{1a} (1+K) f} \cdot \left[\frac{(1+K^2)}{(1+K)} + K \frac{K_{FN}}{K_{FP}} \left(\frac{L_{1a}}{L_{3a}} \right)^2 + \frac{(K-1)}{(1+K)} \left(\frac{L_{1a}}{L_9} \right)^2 \right] \Delta f$$

(۳-۱۴)

$$\bar{v}_{iT,FC}^2 = \frac{K_{FP}}{\mu_P C_{ox}^2 W_{1a} L_1 f} \cdot \left[1 + 2 \frac{K_{FN}}{K_{FP}} \left(\frac{L_1}{L_3} \right)^2 + \left(\frac{L_1}{L_9} \right)^2 \right] \Delta f$$

اصلاحات انجام شده در FC منجر به این می‌شود که RFC موجب تغییر طول کانال دستگاه‌ها نمی‌شود و تنها موجب تغییر عرض کانال می‌شود. از این روی با جایگزینی W_{1a} از W_1 و برای مقدار K ، معادله (۳-۱۳) را به (۳-۱۵) تبدیل می‌کنیم:

(۳-۱۵)

$$\bar{v}_{if,RFC}^2 = \frac{K_{FP}}{\mu_P C_{ox}^2 W_1 L_1 f} \cdot \left[\frac{5}{4} + \frac{3}{2} \frac{K_{FN}}{K_{FP}} \left(\frac{L_1}{L_3} \right)^2 + \frac{1}{4} \left(\frac{L_1}{L_9} \right)^2 \right] \Delta f$$

با نگاهی به معادلات (۱۱-۳) تا (۱۵-۳) می‌توان گفت که مقدار نویز، پایین است. با این حال چون دو جمله در (۳-۱۲) و (۱۵-۳) کوچکتر از (۱۱-۳) و (۱۴-۳) هستند، RFC دارای نویز کمتر نسبت به FC است.

۳-۳-۶- ولتاژ افست ورودی

تغییرات فرایند تولید در تراشه منجر به عدم انطباق در دستگاه شده و از نظر طراحی مشابه است. یک مدل عدم انطباق بر اساس مطالعه دستگاه‌های مستطیلی بیان می‌دارد [۴۹]. که واریانس پارامتر ΔP را می‌توان به صورت زیر بیان کرد:

$$(۱۶-۳)$$

$$\sigma^2(\Delta P) = \frac{A_p^2}{W_L + S_p^2 D_x}$$

که A_p سطح ثابت متناسب برای پارامتر P ، SP تغییر P با فاصله و D_x فاصله بین دو دستگاه در امتداد X است. چون دستگاه‌های مهم نظیر آینه جریان با هم کوپل می‌شوند، D_x به صفر نزدیک می‌شود و دومین جمله (۳-۱۶) را می‌توان نادیده گرفت. با معادله (۱-۳)، واریانس جریان درین ناشی از تغییر فرایند به صورت زیر بیان می‌شود

$$(۱۷-۳)$$

$$\sigma^2(I_D) = 4I_D^2 \frac{\sigma^2(V_T)}{(V_{GS} - V_T)} + I_D^2 \frac{\sigma^2(\beta)}{\beta^2}$$

با فرض این که $\sigma^2(V_T)$ و $\sigma^2(\beta)$ غیر هم بسته می‌باشند. از این روی β بیانگر $\mu C_{ox} W/L$ است. معادله (۱۷-۳) بسیار مفید است، واریانس جریان درین به صورت سیگنال کوچک به گیت دستگاه MOS از طریق ترانسسانی تعیین می‌شود نتیجه به صورت زیر است:

$$(۱۸-۳)$$

$$\sigma^2(V_{GS}) = \sigma^2(V_T) + \frac{I_D^2}{gm^2} \frac{\sigma^2(\beta)}{\beta^2}$$

و چون طراحی آنالوگ gm/I_D بیشینه می‌شود، اثر دومین جمله معادله (۱۸-۳) کاهش می‌یابد از این رو داریم:

$$(۱۹-۳)$$

$$\sigma^2(V_{GS}) \cong \sigma^2(V_T) = \frac{A_{V_T}^2}{WL}$$

از این رو A_{VT} ثابت تناسبی برای ولتاژ آستانه VT است که با شناسایی فرآیند بدست می‌آید. با معادله (۱۹-۳)، واریانس افسست ورودی مجموع همه واریانس‌های جریان درین در خروجی بوده و اشاره به ورودی با امپلی فایر GM دارد. نتایج RFC و FC در معادلات (۲۰-۳) و (۲۱-۳) نشان داده شده است.

$$\sigma^2(V_{OS,RFC}) = 2 \frac{A_{V_{TP}}^2}{W_{1a}L_{1a}(1+K)} \cdot \left[\frac{(1+K^2)}{(1+K)} + 3 \frac{\mu_N}{\mu_P} \frac{A_{V_{TN}}^2}{A_{V_{TP}}^2} \left(\frac{L_{1a}}{L_{3a}} \right)^2 + \frac{2}{(1+K)} \left(\frac{L_{1a}}{L_9} \right)^2 \right] \quad (۲۰-۳)$$

$$\sigma^2(V_{OS,FC}) = 2 \frac{A_{V_{TP}}^2}{W_1L_1} \cdot \left[1 + 2 \frac{\mu_N}{\mu_P} \frac{A_{V_{TN}}^2}{A_{V_{TP}}^2} \left(\frac{L_1}{L_3} \right)^2 + \left(\frac{L_1}{L_9} \right)^2 \right] \quad (۲۱-۳)$$

با جایگزینی W_{1a} از حیث W_1 و به ازای مقدار K، (۲۰-۳) را به (۲۲-۳) تبدیل می‌کنیم. با بررسی (۲۱-۳) و (۲۲-۳)، افسست ورودی کمتر تعیین می‌شود.

$$\sigma^2(V_{OS,RFC}) = 2 \frac{A_{V_{TP}}^2}{W_1L_1} \cdot \left[\frac{5}{4} + \frac{3}{2} \frac{\mu_N}{\mu_P} \frac{A_{V_{TN}}^2}{A_{V_{TP}}^2} \left(\frac{L_1}{L_3} \right)^2 + \frac{1}{4} \left(\frac{L_1}{L_9} \right)^2 \right] \quad (۲۲-۳)$$

۷-۳-۳- سطح و توان

طرح امپلی فایر مختص هر زمینه خاص است. با این حال، پهنای باند امپلی فایر، بهره و نرخ نوسان ولتاژ از معیارهای طراحی مهم می‌باشند. تحلیل فوق نشان می‌دهد که به ازای مصرف توان و مساحت یکسان، RFC دو برابر پهنای باند تولید می‌کند. فرض کنید که RFC را در نظر بگیریم و پهنای همه دستگاه تا نیم کاهش یابد، به این ترتیب معادلات (۲-۳) تا (۱۵-۳) و (۶-۳) تا (۲۲-۳) به معادلات (۲۳-۳) تا (۲۷-۳) تبدیل می‌شود:

$$(۲۳-۳)$$

$$Gm_{RFC2} = \frac{gm_{1a}(1+K)}{2}$$

(۲۴-۳)

$$SR_{RFC2} = \frac{KI_B}{C_L}$$

$$\bar{v}_{IT,RFC2}^2 = \frac{8k_B T \gamma}{gm_1} \cdot \left[\frac{5}{2} + \frac{3}{2} \frac{gm_3}{gm_1} + \frac{1}{2} \frac{gm_9}{gm_1} \right] \cdot \Delta f \quad (۲۵-۳)$$

(۲۶-۳)

$$\bar{v}_{IT,RFC2}^2 = \frac{K_{FP}}{\mu_p C_{ox}^2 W_1 L_1 f} \cdot \left[\frac{5}{2} + 3 \frac{K_{FN}}{K_{FP}} \left(\frac{L_1}{L_3} \right)^2 + \frac{1}{2} \left(\frac{L_1}{L_9} \right)^2 \right] \cdot \Delta f$$

(۲۷-۳)

$$\sigma^2(V_{OS,RFC2}) = 2 \frac{A_{V_{TP}}^2}{W_1 L_1} \left[\frac{5}{2} + 3 \frac{\mu_N}{\mu_p} \frac{A_{V_{TN}}^2}{A_{V_{TP}}^2} \left(\frac{L_1}{L_3} \right)^2 + \frac{1}{2} \left(\frac{L_1}{L_9} \right)^2 \right]$$

بررسی معادله (۲۳-۳) نشان می‌دهد که RFC2 دارای ترانسسانیی مشابه با FC است در حالی که معادله (۲۴-۳) RFC2 را با نرخ نوسان بهتر از FC نشان می‌دهد. معادلات (۲۵-۳) تا (۳-۲۷) کاهش نویز و ولتاژ افست ورودی را در مقایسه با RFC1 نشان می‌دهد.

فصل چهارم

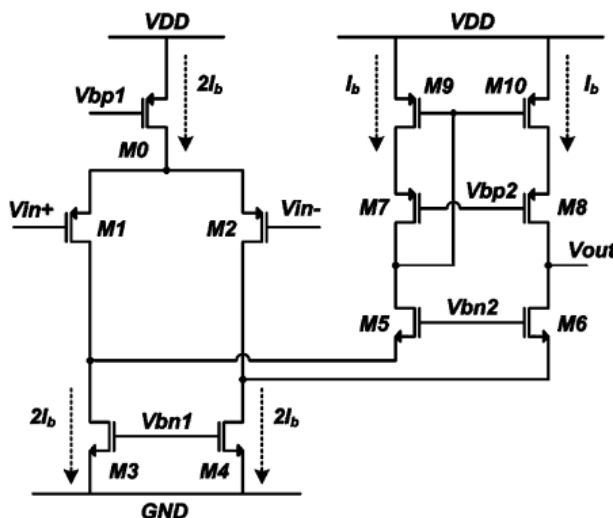
نتایج شبیه سازی

تقویت‌کننده‌های ولتاژ یکی از پر مصرف ترین قطعات در مدارهای مجتمع می‌باشند. از جمله این مدارات می‌توان به مدارهای نمونه بردار و مبدل‌های داده اشاره کرد. داشتن یک تقویت‌کننده ولتاژ با کارایی بالا و داشتن توان مصرف شده کم همواره مورد توجه طراحان مدارات سیستم‌های آنالوگ بوده است.

تقویت‌کننده ولتاژ RFC مداری می‌باشد که می‌توان با استفاده از آن به تقویت‌کننده ولتاژ با کارایی بالا دست یافت. در ادامه این فصل در ابتدا به بررسی عملکرد مدار تقویت‌کننده ولتاژ RFC پرداخته و در انتها به طراحی و شبیه سازی این تقویت‌کننده با استفاده از نرم افزار H-spice خواهیم پرداخت.

۲-۴ - آنالیز تقویت کننده ولتاژ RFC

همانطور که در شکل ۱-۴ نشان داده شده است ساختار تقویت‌کننده تفاضلی کسکود یکی از پر استفاده‌ترین نوع تقویت‌کننده تفاضلی می‌باشد. همانطور که در شکل ۱-۴ نشان داده شده است ترانزیستورهای M_1 و M_2 به عنوان ترانزیستورهای ورودی به کار رفته‌اند و ترانزیستورهای M_5 و M_6 به عنوان ترانزیستورهای کسکود که وظیفه آن‌ها تا کردن جریان متناوب عبوری از آن‌ها می‌باشند.



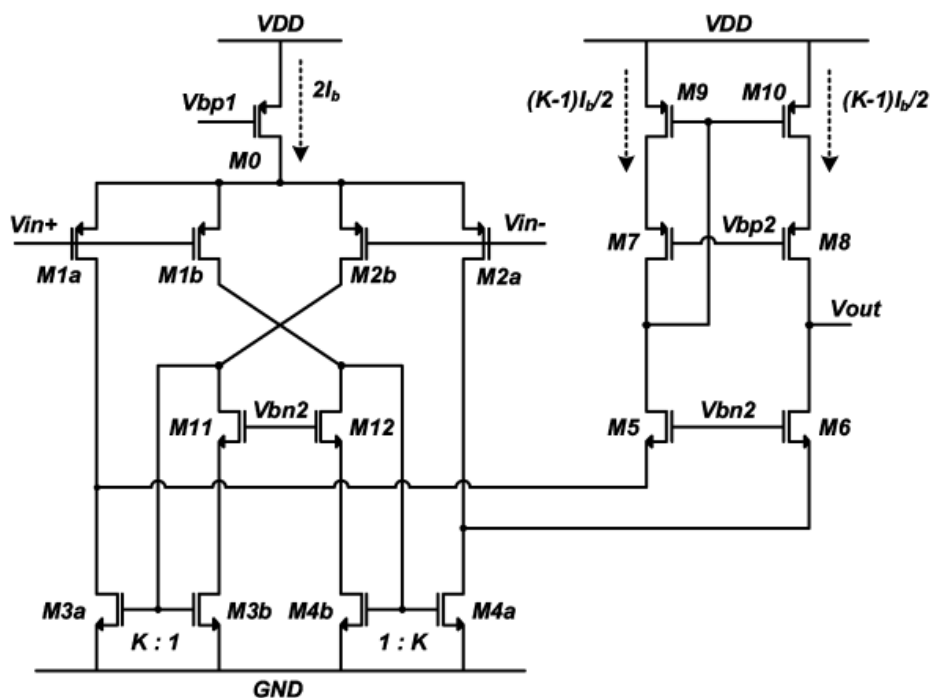
شکل ۱-۴: ساختار متداول تقویت‌کننده کسکود تاشده

مقدار بهره در مدار شکل ۱-۴ با استفاده از رابطه ۱-۴ بدست خواهد آمد.

$$Gain = G_m \times Rout$$

(۱-۴)

در رابطه ۱-۴، G_m مشخص‌کننده مقدار هدایت انتقالی ترانزیستورهای ورودی در مدار تقویت‌کننده تفاضلی شکل ۲-۴ می‌باشد و R_0 نشان دهنده مقاومت خروجی در مدار شکل ۱-۴ می‌باشد. با استفاده از همین رویه می‌توان مقدار بهره در مدار شکل ۲-۴ که مشخص‌کننده تقویت‌کننده تفاضلی کسکود بازچرخشی می‌باشد را با استفاده از رابطه ۲ بدست آورد.



شکل ۲-۴: تقویت‌کننده کسکود بازچرخشی

$$Gain = (g_{1a} + Kg_{1b})R_{out}$$

(۲-۴)

در رابطه ۲-۴ g_{1a} مشخص‌کننده هدایت انتقالی ترانزیستورهای ورودی M_{1a} و M_{2a} هستند و مقدار g_{1b} مشخص‌کننده هدایت انتقالی ترانزیستورهای M_{1b} و M_{2b} هستند. همچنین K نسبت اندازه ترانزیستورهای M_{3a} و M_{3b} هستند. همانطور که در رابطه ۲ نشان داده شده است هدایت انتقالی در این نوع از تقویت‌کننده ولتاژ به مقدار $1+K$ برابر بهبود پیدا کرده است.

۳-۴- افزایش نرخ چرخش

در تقویت‌کننده ولتاژ کسکود تا شده با برقراری یک ولتاژ پله بزرگ در ترانزیستورهای ورودی، یکی از ترانزیستورهای ورودی به حالت تراپود رفته و دیگری خاموش خواهد شد. با خاموش شدن یکی از ترانزیستورها ولتاژ درین ترانزیستور روشن افزایش پیدا کرده که در نتیجه آن ترانزیستور M_5 و یا M_6 خاموش خواهند شد در نتیجه مقدار جریانی که خازن واقع شده در خروجی را شارژ می‌کند برابر مقدار جریان ترانزیستورهای M_3 و یا M_4 خواهد بود. مقدار نرخ افزایش در تقویت‌کننده ولتاژ برابر رابطه ۴ خواهد بود.

$$Slew\ rate = \frac{I_{tail}}{C_L} \quad (3-4)$$

با دنبال کردن همین رویه می‌توان مقدار نرخ افزایش را در تقویت‌کننده ولتاژ کسکود تا شده بازچرخشی بدست آورد. فرض کنیم که به پایه V_{inp} در تقویت‌کننده یک پالس بزرگ اعمال کنیم در این حالت ترانزیستورهای M_{1a} و M_{1b} خاموش خواهند شد لذا ولتاژ درین ترانزیستور M_{4a} افزایش یافته تا اینکه ترانزیستور M_6 خاموش شود. با خاموش شدن این ترانزیستور خازن واقع در خروجی با جریانی برابر KI_b شارژ خواهد شد و مقدار نرخ افزایش در این ترانزیستور با استفاده از رابطه ۵ بدست خواهد آمد.

$$Slew\ rate = \frac{KI_{tail}}{C_L} \quad (4-4)$$

۴-۴- طراحی و شبیه سازی تقویت‌کننده ولتاژ کسکود تا شده بازچرخشی

در این بخش قصد داریم تا یک تقویت‌کننده RFC را طراحی کنیم. پارامترهای مورد نیاز کلی برای طراحی با توجه به مقاله ارائه شده به صورت جدول ۴-۱ می‌باشد. در ابتدا یک تقویت‌کننده FC طراحی خواهد شد و در ادامه به طراحی RFC با همان روند بیان شده در FC خواهیم پرداخت.

۴-۵- طراحی FC

با توجه به مقدار توان داده شده در جدول ۴-۱ مقدار جریان‌های بایاس با توجه به رابطه ۴-۵ بدست خواهند آمد.

$$Power = 1.8(4I_b) = 7.2I_b = 1.8 \times 800\mu W \rightarrow I_b = 200\mu A \quad (4-5)$$

مقدار هدایت انتقالی ترانزیستورهای ورودی با در نظر گرفتن مقدار بار خازن ۵/۶ پیکو فارا در خروجی و مقدار پهنای باند ۷۰/۷ مگا هرتز با استفاده از رابطه ۴-۶ بدست خواهد آمد.

$$\omega = \frac{G_{in}}{C_L} \rightarrow G_{in} \cong 2.5 \text{ m}\Omega \quad (4-6)$$

با در نظر گرفتن مقدار جریان‌های بایاس در شکل ۴-۱ مقدار نرخ افزایش بدست آمده به صورت رابطه ۴-۷ خواهد بود.

$$Slew\ rate = \frac{222\ \mu A}{5.6\text{pF}} = 39.64 \frac{V}{\mu S} \quad (4-7)$$

PARAMETER	FC	RFC1	RFC2
Power (Bias current) [μA]	800	800	400
Area [μm^2]	4712.9 (53.8×87.6)	4958.2 (56.6×87.6)	3001.8 (58.4×51.4)
DC Gain [dB]	46.0 (52.6*)	53.6 (60.9*)	54.9 (59.7*)
GBW [MHz]	70.7	134.2	70.4
Open Loop PM [deg]*	83.6	70.6	79.8
Capacitive Load [pF]	5.6	5.6	5.6
Slew Rate (average) [V/ μs]	42.1	94.1	48.1
1% Settling Time [ns]	20.7	11.2	20.8
IM3, 1Vpp at 1MHz [dB]	-61.7	-66.1	-61.6
Input Referred Noise* (1Hz-100MHz) [μV_{rms}]	53.2	48.5	69.7
Input Offset* (3σ) [mV]	7.9	7.6	11.1
FoM ₁ (MHzpF/mA)	494.9	939.4	492.8
FoM ₂ ((V/ μs)pF/mA)	294.7	658.7	336.7

جدول ۴-۱: پارامترهای طراحی در تقویت‌کننده‌های FC و RFC [۵۴]

۴-۶- طراحی تقویت‌کننده RFC

با توجه به مقدار توان مصرفی بیان شده در جدول ۴-۱ و همچنین در نظر گرفتن مقدار ۲ برای K مقدار جریان‌های بایاس در تقویت‌کننده RFC به صورت رابطه ۴-۸ خواهد بود.

$$power = 1.8(2I_b + (K - 1)I_b) = 800\mu W \rightarrow I_b = 266.67\mu A \quad (4-8)$$

برای بدست آوردن مقدار هدایت انتقالی در ترانزیستورهای ورودی می‌توان از همان روش بیان شده برای ترانزیستور FC استفاده کرد. این روش در رابطه ۴-۹ نشان داده شده است.

$$\omega = \frac{(1+K)G_{in}}{C_L} = 134.2 \text{ MHz} \rightarrow G_{in} = 1.57 \text{ m}\Omega \quad (4-9)$$

با توجه به اعداد بدست آمده مقدار نرخ افزایش به صورت رابطه (۴-۱۰) خواهد بود.

$$Slew \text{ rate} = \frac{K \times 2 \times I_b}{C_L} = \frac{2 \times 2 \times 148\mu A}{5.6 \text{ pF}} = 105.71 \frac{V}{\mu S} \quad (4-10)$$

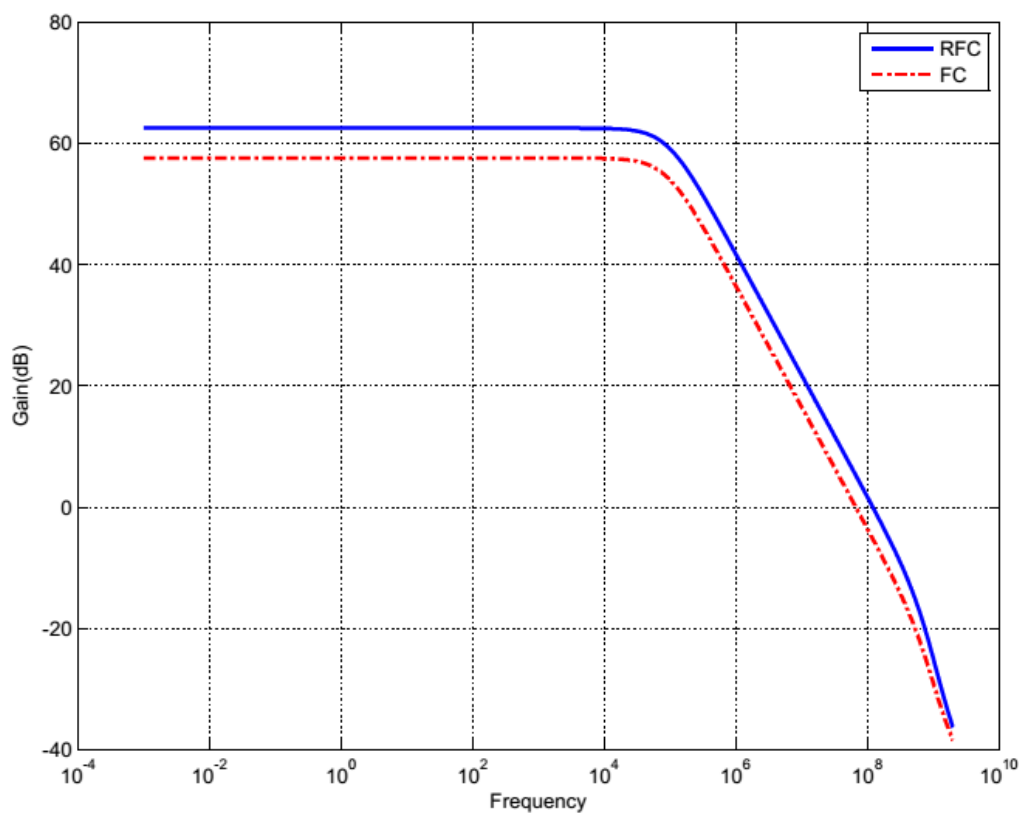
۷-۴- نتایج شبیه سازی

نتایج شبیه سازی تقویت‌کننده‌های FC و RFC در جدول ۲-۴ نشان داده شده است. این دو تقویت‌کننده با استفاده از نرم افزار H-Spice با استفاده از فرآیند ۱۸۰ نانومتر CMOS و در ولتاژ تغذیه ۱/۸ ولتی طراحی شده‌اند. مقدار ضریب شایستگی با استفاده از رابطه ۴-۱۱ بدست خواهد آمد.

$$FOM = \frac{GBW \times C_L}{P(BC)} \quad (۴-۱۱)$$

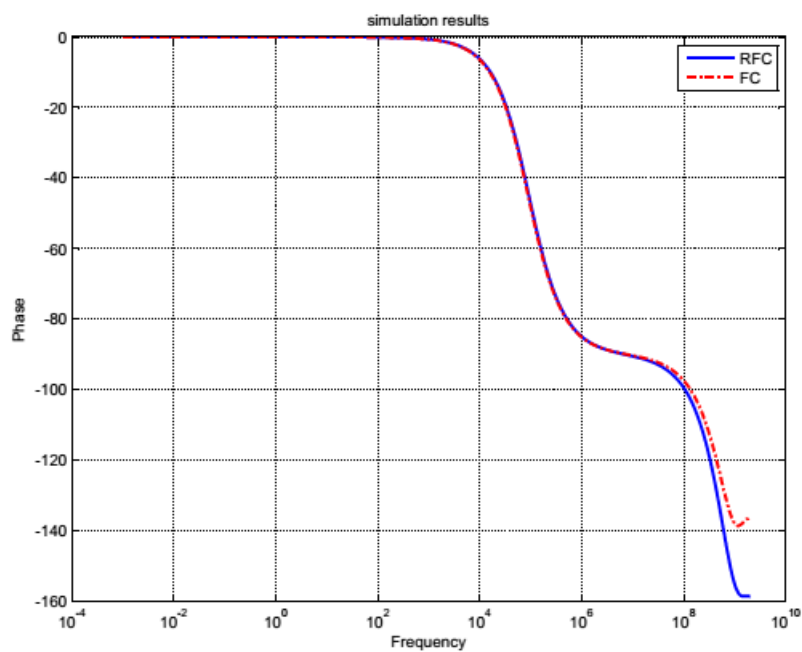
	FC	RFC
Technology	0.18μm CMOS	0.18μm CMOS
Gain(dB)	57.6	62.5
GBW(MHz)	66.94	121.3
Slew rate($\frac{V}{\mu S}$)	71	106.62
Phase Margin(°)	86	79
Power consumption(mW)	1.44	1.44
Voltage supply(V)	1.8	1.8
Capacitive load(pF)	5.6	5.6
FOM	0.468	0.849

جدول ۲-۴: نتایج شبیه سازی



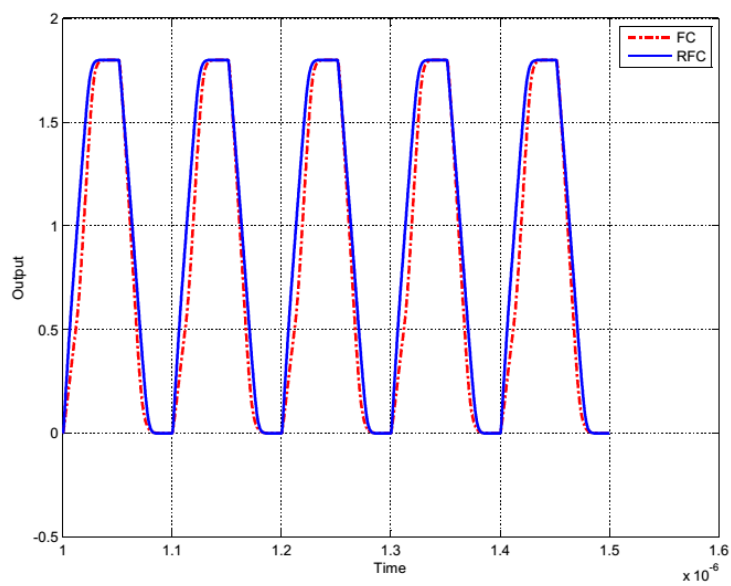
شکل ۳-۴: افزایش بهره و پهنای باند ر تقویت‌کننده RFC

همانطور که در شکل ۳-۴ نشان داده شده است مقدار ۶ دسی بل به بهره مدار اضافه شده است و مقدار پهنای باند تقریباً دو برابر شده است.



شکل ۴-۴: تغییرات فاز در تقویت‌کننده FC و RFC

در شکل ۴-۴ و ۴-۵ تغییرات فاز خروجی همچنین نرخ افزایش ترسیم شده‌اند.



شکل ۴-۵: نتایج شبیه‌سازی نرخ افزایش

۴-۸- مقایسه

در جدول شماره ۳-۴ این فصل مقایسه نتایج بدست آمده برای شبیه سازی صورت گرفته برای پارامترهای مهم یک تقویت کننده از جمله بهره تفاضلی، حاشیه فاز، نرخ گردش و توان مصرفی آمده است. در شبیه سازی‌های انجام شده مقدار خازن و تکنولوژی ها متفاوت در نظر گرفته شده اند.

	[۵۰]	[۵۱]	[۵۲]	[۵۳]
Technology	0.18 μ m CMOS	0.65 μ m CMOS	0.35 μ m CMOS	0.18 μ m CMOS
Gain(dB)	60	54	62	38
GBW(MHz)	-	204	-	996
Slew rate($\frac{V}{\mu S}$)	0.75	84.1	0.0147	121
Phase Margin(°)	58	66.2	54.1	83
Power consumption(mW)	0.0545	0.8	0.00055	13
Voltage supply(V)	0.6	-	0.6	0.2
Capacitive load(pF)	5	10	15	0.5

جدول ۳-۴: مقایسه نتایج شبیه سازی با کارهای قبلی

فصل پنجم

نتیجه گیری

۱-۵- نتیجه گیری

در این پایان نامه چگونگی طراحی یک تقویت کننده کم مصرف با افزایش هدایت انتقالی جهت افزایش بهره و مشخصات فرکانسی در تکنولوژی ۱۸۰ نانومتر مورد بررسی و تحلیل قرار گرفت. از ویژگی های این تقویت کننده سرعت بالا، افزایش بهره و افزایش پهنای باند با حفظ مصرف توان یکسان نسبت به تقویت کنند FC می باشد. امروزه با پیشرفت چشم گیری که در مدارهای مجتمع آنالوگ رو به رشد است ابعاد به سمت کوچک تر شدن پیش می روند و بکار بردن مدارهای آنالوگ در تکنولوژی های نانو مورد نیاز واقع شده است. تقویت کننده هدایت انتقالی پیشنهادی در تکنولوژی ۱۸۰ نانومتر شبیه سازی شده است و همین امر دلیل مناسب بودن این تقویت کننده جهت کاربردهای سرعت بالای جدید در سیستم های قابل حمل است. از مشخصات این تقویت کننده بهره 62.5db و حد فاز 79° و پهنای باند 121.3MHz می باشد. همچنین این تقویت کننده های RFC از ساختار متداول به مراتب بهتر می باشند.

۲-۵- پیشنهادات

در این پایان نامه یک تقویت کننده با بهره بالا بر اساس ساختار کسکود تا شده پیاده سازی شد و قابلیت های این کار به وضوح نشان داده شد. همچنین استفاده از ترانزیستورهای کسکود یک انتخاب مناسب برای افزایش بهره تقویت کننده های عملیاتی می باشد. همانطور که در این پایان نامه اشاره شد برای افزایش بهره تقویت کننده ها می توان از ساختارهای چند طبقه استفاده نمود اما استفاده از مدارهای چند طبقه با مشکلاتی همراه است که می توان از روش های کسکود کردن برای افزایش بهره و بهبود سایر پارامترها مانند توان، حد فاز، نرخ چرخش و ... استفاده نمود.

منابع و مأخذ

منابع فارسی

- [۱]: فاضل, سپیده, ۱۳۹۳, طراحی تقویت کننده عملیاتی CMOS با بهره بالا با تکنولوژی 0.35um اولین همایش ملی مهندسی برق و کامپیوتر در شمال کشور, بندر انزلی, موسسه آموزش عالی موج.
- [۲]: معلم, پیمان و شیرازی, علی, ۱۳۸۷, طراحی و شبیه سازی یک تقویت کننده عملیاتی دو طبقه با استفاده از شیوه فیدبک مثبت جهت دسترسی به پهنای باند بهره واحد و بهره DC بسیار زیاد, نشریه مهندسی برق و مهندسی کامپیوتر ایران, سال ۶, شماره ۲, تابستان ۱۳۸۷.
- [۳]: رضوی, بهزاد, ۱۳۸۸: طراحی مدارهای مجتمع CMOS آنالوگ, داریوش شیری, موسسه علمی فرهنگی نصر.
- [۵]: سیفی, فردین, ۱۳۹۶: افزایش بهره در تقویت کننده های عملیاتی با تکنیک مقاومت منفی, پایان نامه کارشناسی ارشد از دانشگاه علامه محدث نوری.
- [۲۰]: لشکری, راحله و مهران ابدالی, ۱۳۹۵, بررسی تقویت کننده های عملیاتی با فناوری CMOS, اولین همایش ملی نگرشی نوین در مهندسی برق و کامپیوتر, کرمانشاه, دانشگاه آزاد اسلامی واحد کرمانشاه.
- [۲۲]: لطیفی غلامرضا, ۱۳۸۹, الکترونیک ۲, ۱ و ۲, زیتون سبز.
- [۳۰]: ایزدی, جواد; بهروز حیدری و محمد باقر توکلی, ۱۳۹۴, طراحی یک تقویت کننده عملیاتی با بهره ی بالا بر مبنای فیدبک مثبت در تکنولوژی CMOS 0.18um, دومین کنفرانس بین المللی مهندسی برق و علوم کامپیوتر, شیراز, پردیس بین الملل توسعه ایده هزاره
- [۳۱]: دلاور, حانیه و عبدالله علیزاده, ۱۳۹۶, طراحی و شبیه سازی یک تقویت کننده ترانسسانی خط تا خط ولتاژ کم و بهره بالا, کنفرانس بین المللی تحقیقات بنیادین در مهندسی برق, تهران, دانشگاه ابرار.
- [۳۲]: حسینی, سید رضا و حسین رضا یوسف وند, ۱۳۹۴, طراحی و شبیه سازی تقویت کننده عملیاتی بهره بالا با استفاده از تکنیک Gain Boosting, سومین کنفرانس ملی و اولین کنفرانس بین المللی پژوهش هایی کاربردی در مهندسی برق, مکانیک و مکاترونیک, تهران, دانشگاه صنعتی مالک اشتر.
- [۵۳]: اسلامی فارسانی, مجید, ۱۳۹۴: یک تقویت کننده عملیاتی کسکود بهم تاییده با بهره حداقل 90dB با استفاده از یک تکنیک جدید فیدبک مثبت, پایان نامه کارشناسی ارشد از دانشگاه شهر کرد.

- [4]. D. J. Comer and D. T. Comer, "Using the weak inversion region to optimize input stage design of CMOS op amps," *IEEE*, vol. 51, no. 1, pp. 8-14, 2004.
- [6]: Nakamura, K., & Richard Carley, L. (1992). An enhanced fully differential folded-cascode Op-Amp. *IEEE Journal of Solid-State Circuits*, 27(4), 563–568.
- [7]: Gulati, Kush, & Lee, Hae-Seung. (1998). A high-swing CMOS telescopic operational amplifier. *IEEE Journal of Solid-State Circuits*, 33(12), 2010–2019.
- [8]: Asloni, M., Hadidi, Kh., & Khoei, A. (2007). Design of a new folded cascade Op-Amp using positive feedback and bulk amplification. *IEICE Transactions*, E90-C, 1253–1257.
- [9]: Laber, C. A., & Gray, P. R. (1988). A Positive-feedback transconductance amplifier with applications to high-frequency, High-Q CMOS switched-capacitor filters. *IEEE Journal of Solid-State Circuits*, 23(6), 1370–1378.
- [10]: Dadashi, A., Sadrafshari, Sh., Hadidi, Kh., & Khoei, A. (2010). An enhanced folded cascode Op-Amp using positive feedback and bulk amplification in 0.35 μm CMOS process. *Analog Integrated Circuits and Signal Processing*, 67, 213– 222.
- [11]: Ramirez-Angulo, J., Calvo, B., Carvajal, R., & Lopez-Martin, A. (2010). Low-voltage gm-enhanced CMOS differential pairs using positive feedback. *IEEE International Symposium on Circuits and Systems (IEEE ISCAS 2010)*, May 29–June 2, Paris, France, pp. 773–776.
- [12]: Ali Dadashi, Shamin Sadrafshari, Khayrollah Hadidi, and Abdollah Khoei. (2012). Fast-settling CMOS Op-Amp with improved DC-gain. *Analog Integr. Circuits Signal Process.* 70, 3 ,283-292.
- [13] Bult, K., & Geelen, G. J. G. M. (1990). A fast-settling CMOS Op Amp for SC circuits with 90-dB DC gain. *IEEE Journal of Solid-State Circuits*, 25(6), 1379–1383.
- [14] Gray, P. R., Hurst, P. J., Lewis, S. H., & Meyer, R. G. (2001). *Analysis and design of analog integrated circuits*. New York: Wiley.
- [15]: Razavi, B. (2001). *Design of analog CMOS integrated circuits*. New York: McGraw-Hill.
- [16]: Mottaghi-Kashtiban, M., Hadidi, Kh., & Khoei, A. (2006). Modified CMOS Op-Amp with improved gain and bandwidth. *IEICE Transactions on Electronics*, E89-C(6), 775–780.
- [17]: D. J. Comer and D. T. Comer, (2004) "Using the weak inversion region to optimize input stage design of CMOS opamps," *IEEE Transactions on Circuits and Systems-Part2*, vol. 51, pp. 8-14

- [18]: D. J. Comer, D. T. Comer, and C. S. Petri (2004) “The utility of the active cascode in analog CMOS design,” *The International Journal of Electronics*, vol. 91, pp. 491-502.
- [19]: D. T. Comer, D. J. Comer, and L. Li, (2010) “A high-gain CMOS op amp using composite cascode stages,” *International Journal of Electronics*, vol. 97, pp. 637-646
- [21]: P. E. Allen and D. R. Golberg, 1987, *CMOS Analog circuit design*. Holt Rinehart and Winston, Inc.
- [23]: B. Razavi, 2000, *Design of analog CMOS Integrated Circuits*, McGrawHill.
- [29]: R.G.H. Eschauzier and J.H. Huijsing, 1995, *Frequency Compensation Techniques for Low-power operational Amplifiers*. Boston: Kluwer.
- [33]: Manju Sandhu, Manju Bala, 2012, *Design of low voltage low power Operational Amplifier*, Second International Conference on Advanced Computing and Communication Technologies.
- [34]: Purvi D. Patel¹, Kehul A. Shah², 2013, *Design of Low Power Two Stage CMOS Operational Amplifier*, *International Journal of Science and Research (IJSR)*, India Online ISSN: 2319-7064 Volume 2 Issue 3.
- [35]: Kaur Tanmeet, Gupta Abhilasha, Shukla Ruchi, Kaur Dhanoa Jasdeep, 2016, *Optimal Designs Of Application Specific Operational Amplifier*, 39th National Systems Conference (NSC).
- [36]: Prasad Deepak, Nath Vijay, 2017, *Design Of Cmos Difference Amplifier Circuit For Sigma Delta ADC For Aerospace Applications*, IEEE, International Conference on information, Communication, Instrumentation and Control (ICICIC).
- [37]: D. J. Comer and D. T. Comer, (2004) “Using the weak inversion region to optimize input stage design of CMOS op amps,” *Circuits and Systems II: Express Briefs*, vol. 51, no. 1, pp. 8–14.
- [38]: B. R. Greenley, U.-K. Moon, and R. Veith, (2001) “A 1.8 v CMOS dac cell with ultra high gain op-amp in 0.0143 mm²,” *Proc. of IEEE International Symposium on Circuits and Systems*, vol. 1, pp. 412–415.
- [39]: P. Y. Wu, V. S.-L. Cheung, and H. C. Luong, “A 1-V 100-MS/s 8-bit CMOS switched-opamp pipelined ADC using loading-free architecture,” *IEEE J. Solid-State Circuits*, vol. 42, no. 4, pp. 730–738, Apr. 2007.
- [40]: K.-S. Lee, S. Kwon, and F. Maloberti, “A power-efficient two-channel time-interleaved $\Sigma\Delta$ modulator for broadband applications,” *IEEE J. Solid-State Circuits*, vol. 42, no. 6, pp. 1206–1215, Jun. 2007.

- [41]: K. Nakamura and L. R. Carley, "An enhanced fully differential foldedcascode op amp," *IEEE J. Solid-State Circuits*, vol. 27, pp. 563–568, Apr. 1992.
- [42]: J. Adut, J. Silva-Martinez, and M. Rocha-Perez, "A 10.7 MHz sixthorder SC ladder filter in 0.35 μ m CMOS technology," *IEEE Trans. Circuits Syst. I: Reg. Papers*, vol. 53, no. 8, pp. 1625–1635, Aug. 2006.
- [43]: J. Roh, "High-gain class-AB OTA with low quiescent current," *J.Analog Integr. Circuits Signal Process.*, vol. 47, no. 2, pp. 225–228, May 2006.
- [44]: L. Yao, M. Steyaert, and W. Sansen, "A 1-V 140 uW 88-dB audio sigma-delta modulator in 90-nm CMOS," *IEEE J. Solid-State Circuits*, vol. 39, no. 11, pp. 1809–1818, Nov. 2004.
- [45]: R. Assaad and J. Silva-Martinez, "Enhancing general performance of folded cascode amplifier by recycling current," *IEE Electron. Lett.*, vol. 43, no. 23, Nov. 2007.
- [46]: Y. Tsvividis, *Operation and Modeling of the MOS Transistor*, 2nd ed. New York: Oxford Univ. Press, 1999, pp. 410–424.
- [47]: W. Liu, *MOSFET Models for SPICE Simulation Including BSIM3v3 and BSIM4*. New York: Wiley, 2001, pp. 436–451.
- [48]: D. Johns and K. Martin, *Analog Integrated Circuit Design*. New York: Wiley, 1997, pp. 210–213.
- [49]: M. J. M. Pelgrom, A. C. J. Duinmaijer, and A. P. G. Welbers, "Matching properties of MOS transistors," *IEEE J. Solid-State Circuits*, vol. SSC-24, no. 5, pp. 1433–1440, Oct. 1989.
- [50]: Y. Haga and R.C.S . Morling, "A new bulk-driven input stage design for sub 1-volt CMOS op-amps," *IEEE International Symposium*, pp. 4-pp, 2006.
- [51]: Yan, Zushu, Pui-In Mak, and R. P. Martins. "Double recycling technique for folded-cascode OTA." *Analog integrated circuits and signal processing* 71, no. 1 (2012): 137-141. Springer
- [52]: L.H.C .Ferreira and T.C . Pimenta, "An Ultra-Low-Voltage Ultra-Low-Power CMOS Miller OTA With Rail-to-Rail Input/Output Swing," *IEEE* ,vol.54, no.10, pp.843-847, 2007.
- [54]: Rida S. Assaad and Jose Silva-Martinez. "The Recycling Folded Cascode: A General Enhancement of the Folded Cascode Amplifier." *IEEE JOURNAL OF SOLID-STATE CIRCUITS*, VOL. 44, NO. 9, SEPTEMBER 2009.

Abstract

A recycling amplifier architecture based on the folded cascode transconductance amplifier is described. Operational amplifiers are one of the most fundamental parts in analog systems. In recent years, there has been a growing demand for high gain and low power amplifiers for various applications. In this dissertation, a new highpower and low-power operating amplifier was introduced based on The Recycling Folded Cascode reinforcement structure. The advantages of this amplifier include high gain, high GBW and good slew rate compared to conventional methods. The best gain of proposed op-amp is 62.5dB and the value of slew rate is 106.62v/us. In addition, the UGBW 121.3MHz for a capacitive load of 5.6pF is achieved. Proposed structures are simulated by HSPICE software using TSMC 180nm parameters in typical 0.18 μ m CMOS technology.

Keywords: the Folded Cascode Amplifier, The Recycling Folded Cascode, RFC, FC.